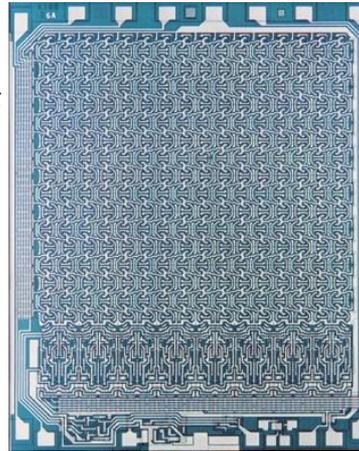
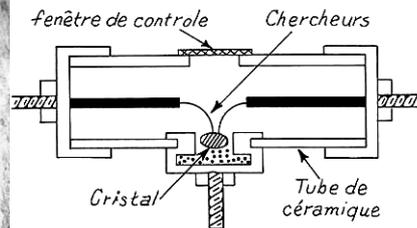


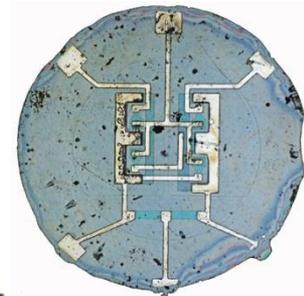
Le transistor bipolaire



Pascal MASSON

(pascal.masson@unice.fr)

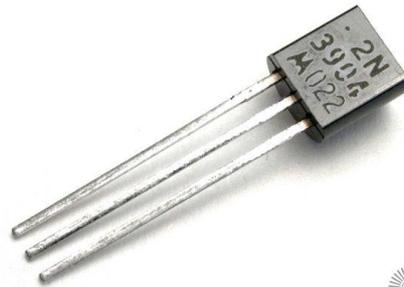
Edition 2017-2018



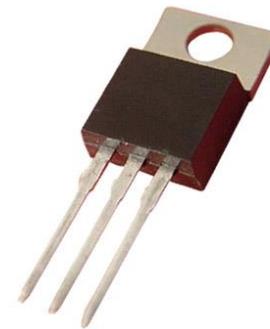
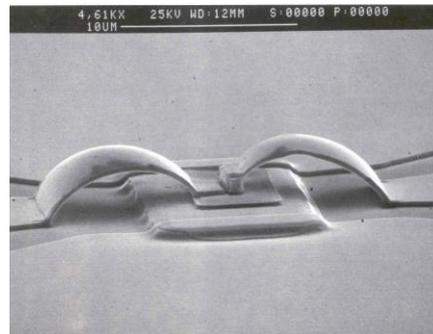
- I. Historique
- II. Caractéristiques du transistor
- III. Polarisation du transistor
- IV. Les fonctions logiques
- V. Astable ABRAHAM BLOCH

I.1. Rôle du transistor bipolaire

- Le transistor bipolaire est un composant électronique utilisé comme : interrupteur commandé, amplificateur, stabilisateur de tension, modulateur de signal ...



© Solarbotics Ltd. WWW.SOLARBOTICS.COM



I.2. Histoire du transistor

- 1947 : John BARDEEN et Walter BRATTAIN inventent le transistor à contact (transistor) au laboratoire de physique de la société BELL (USA). Cette découverte est annoncée en juillet 1948.



Transistor à contact 1948



Transistron 1948

- 1948 : Herbert MATARE et Heinrich WELKER inventent (indépendamment de BELL) aussi le transistor à contact en juin 1948 (en France). Ce transistor sera appelé le Transistron pour le distinguer de celui de BELL.

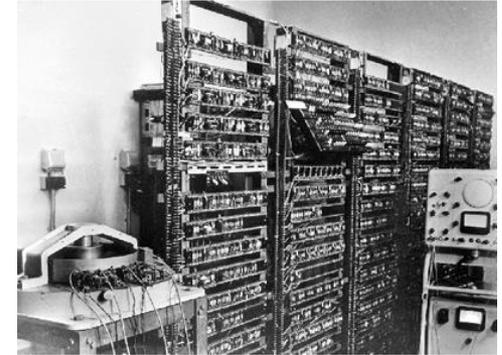
- 1948 : en janvier William SHOCKLEY invente le transistor à jonction (bipolaire) mais la technique de fabrication ne sera maîtrisée qu'en 1951



Transistor à jonction 1948

I.2. Histoire du transistor

- Les transistors remplacent les contacteurs électromécaniques des centraux téléphoniques et les tubes dans les calculateurs.



**1953 – calculateur
(93 transistors + 550 diodes)**

**Sonotone
1010**



- 1953 : première application portative du transistor entant que sonotone.

- 1954 : première radio à transistors.

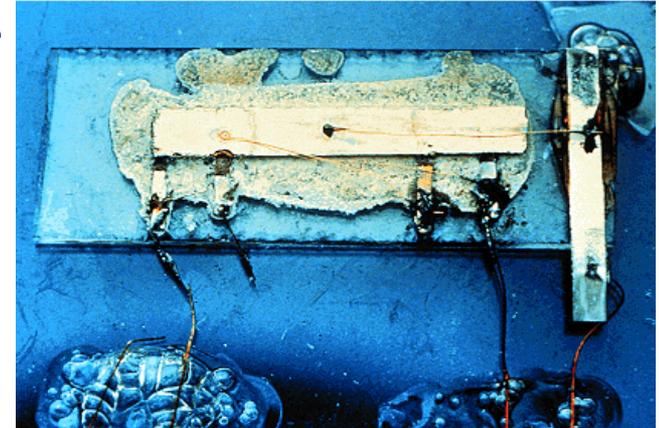


**Régency TR-1
(4 transistors)**

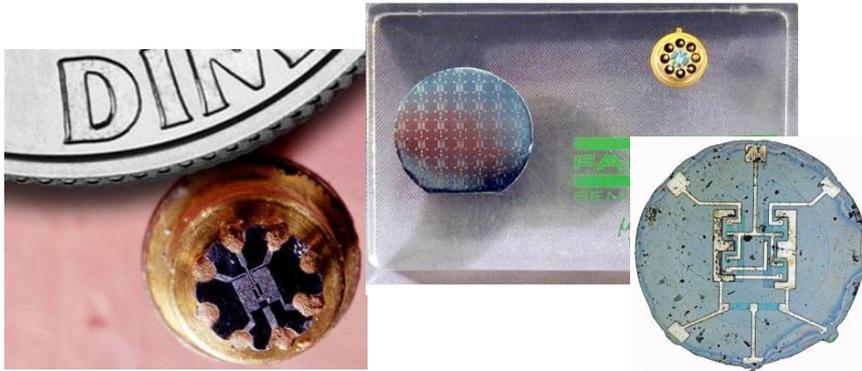


I.3. Histoire des premiers circuits intégrés

- 1958 : Jack KILBY de Texas Instrument présente le premier circuit (oscillateur) entièrement intégré sur une plaque de semi-conducteur.



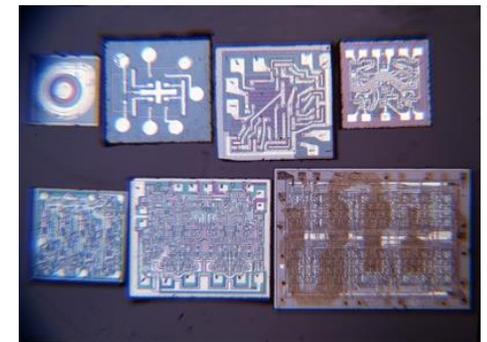
1958 – premier circuit intégré



- 1960 : production de la première mémoire Flip Flop par la société Fairchild Semiconductor.

1960 – Flip Flop en circuit intégré

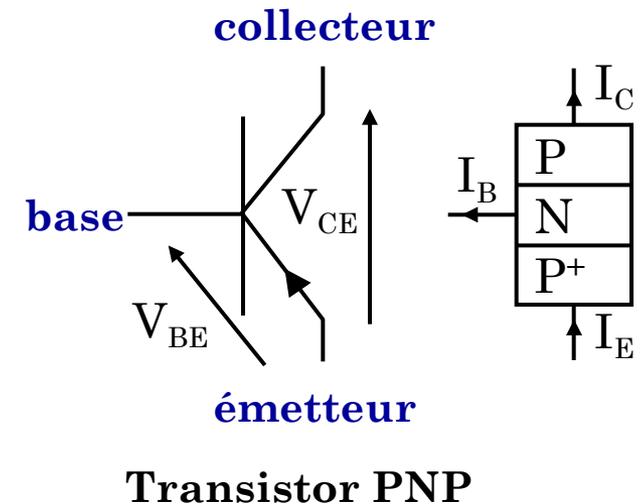
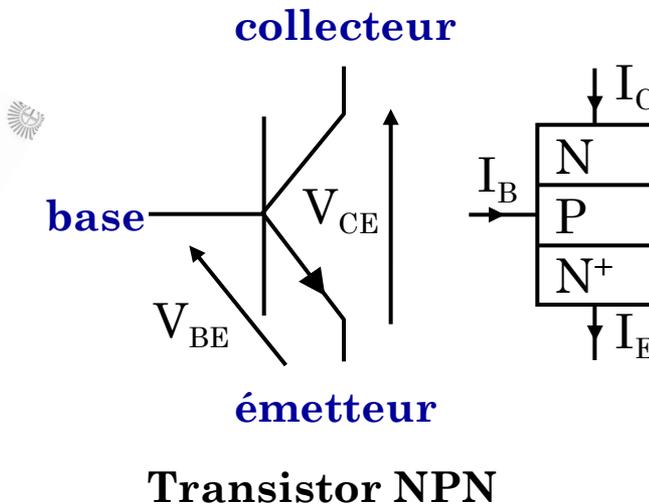
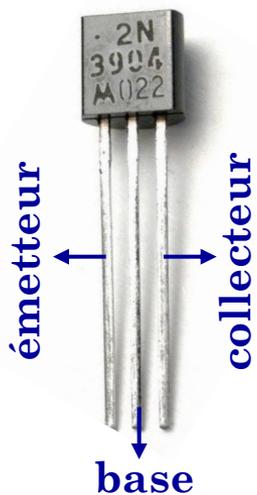
- 1965 : à partir du nombre de composants par circuit intégré fabriqué depuis 1965, Gordon MOORE (Fairchild Semiconductor) prédit que le nombre de composants intégrés (par unité de surface) doublera tous les 12 mois. Cette loi est toujours vraie !



II.1. Définition d'un transistor bipolaire

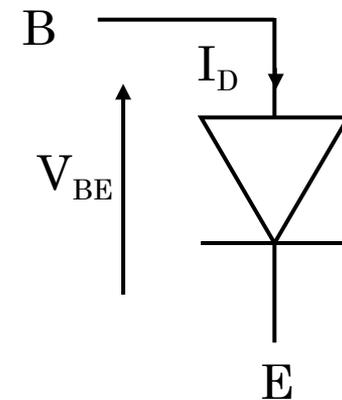
- Le transistor bipolaire est créé en juxtaposant trois couches de semi-conducteur dopés N^+ , P puis N pour le transistor NPN (courant dû à un flux d'électrons) ou dopés P^+ , N puis P pour le transistor PNP (courant dû à un flux de trous). Le niveau de dopage décroît d'un bout à l'autre de la structure.
- Un faible courant de base, I_B , permet de commander un courant de collecteur, I_C , bien plus important.

II.2. Représentation



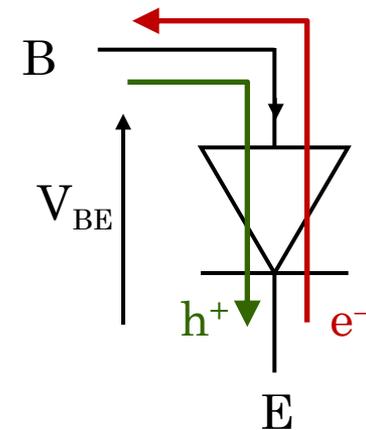
II.3. Fonctionnement du transistor NPN

- Soit une diode dont l'anode est appelée la Base (B) et la cathode l'Emetteur (E)



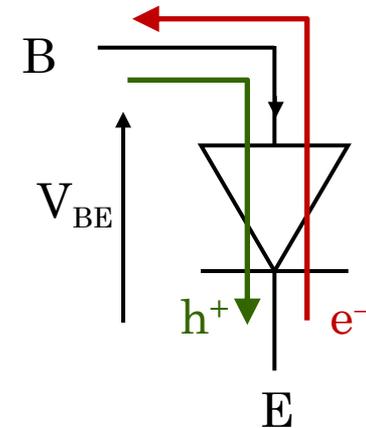
II.3. Fonctionnement du transistor NPN

- Soit une diode dont l'anode est appelée la Base (B) et la cathode l'Emetteur (E)
- Le courant d'une diode est en réalité constitué d'un courant de trous (h^+) et d'un courant d'électrons (e^-)
- Cette diode est telle que le courant d'électrons est β fois plus grand que le courant de trous



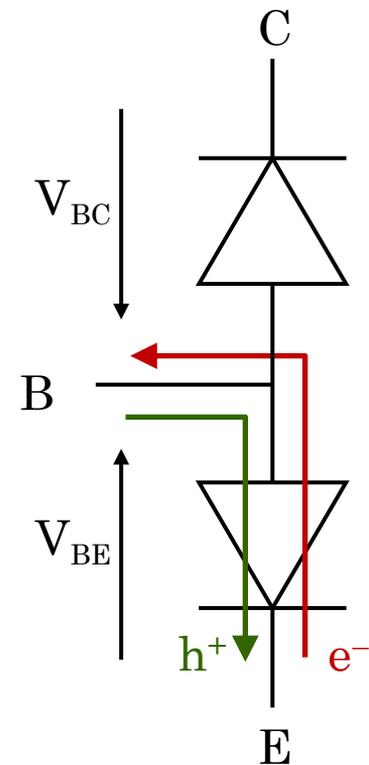
II.3. Fonctionnement du transistor NPN

- Soit une diode dont l'anode est appelée la Base (B) et la cathode l'Emetteur (E)
- Le courant d'une diode est en réalité constitué d'un courant de trous (h^+) et d'un courant d'électrons (e^-)
- Cette diode est telle que le courant d'électrons est β fois plus grand que le courant de trous



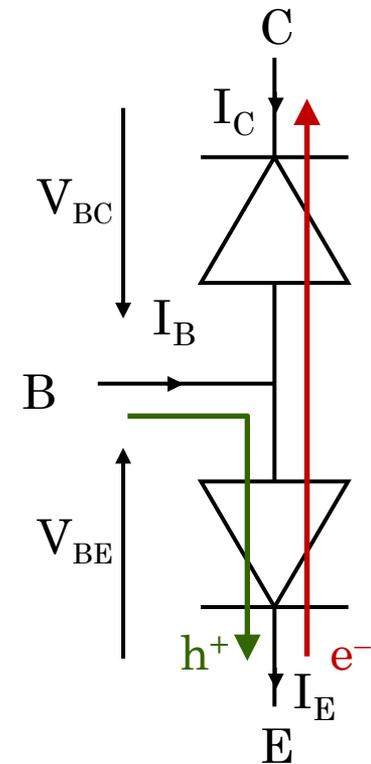
II.3. Fonctionnement du transistor NPN

- On positionne à présent une deuxième diode dont la cathode s'appelle le Collecteur (C)
- Cette deuxième diode est polarisée en inverse donc le courant qui la traverse doit être nul



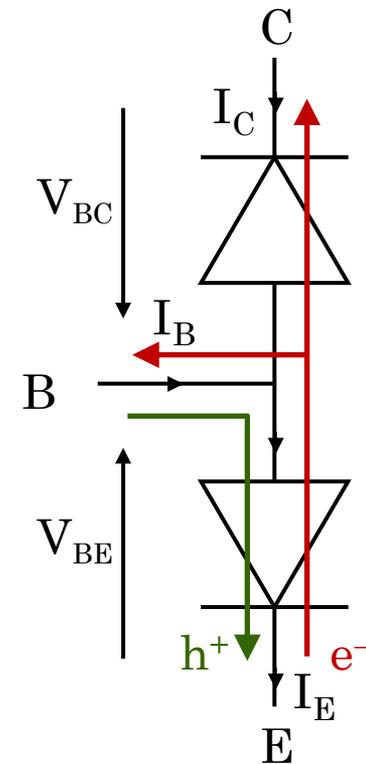
II.3. Fonctionnement du transistor NPN

- On positionne à présent une deuxième diode dont la cathode s'appelle le Collecteur (C)
- Cette deuxième diode est polarisée en inverse donc le courant qui la traverse doit être nulle
- Technologiquement, les anodes de ces deux diodes sont confondues et le courant d'électrons est happé par cette deuxième diode et sort par le collecteur.



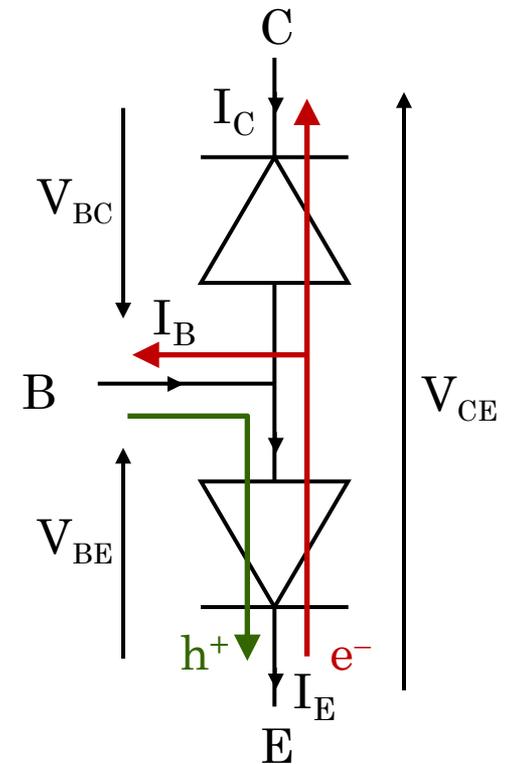
II.3. Fonctionnement du transistor NPN

- Le transistor bipolaire permet ainsi le passage d'un courant direct dans une diode en inverse.
- Ce courant de collecteur ne dépend que de la valeur de V_{BE} tant que la diode BC est suffisamment « bloquée »
- Si cette diode n'est pas suffisamment « bloquée », une partie des électrons sort par la base, on dit que le transistor est saturé



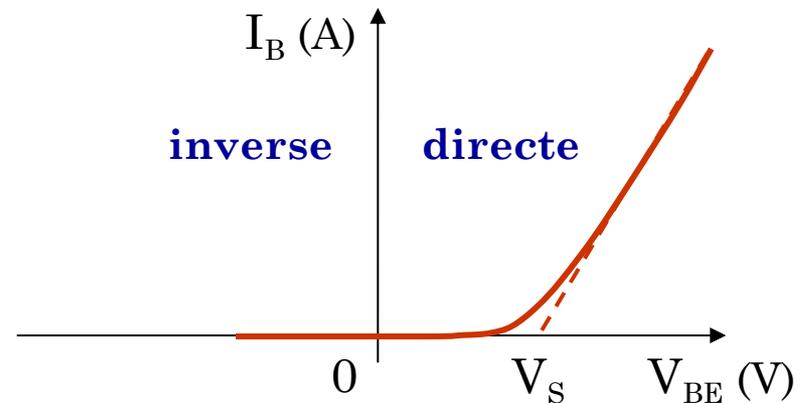
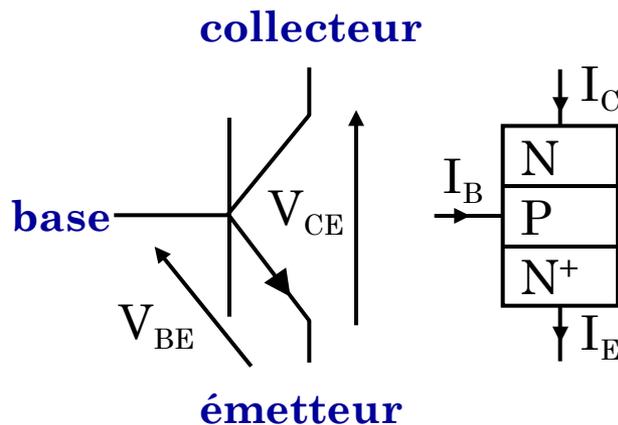
II.3. Fonctionnement du transistor NPN

- Le transistor bipolaire permet ainsi le passage d'un courant direct dans une diode en inverse.
- Ce courant de collecteur ne dépend que de la valeur de V_{BE} tant que la diode BC est suffisamment « bloquée »
- Si cette diode n'est pas suffisamment « bloquée », une partie des électrons sort par la base, on dit que le transistor est saturé
- La tension V_{CE} à partir de laquelle cela arrive est appelée V_{CEsat}



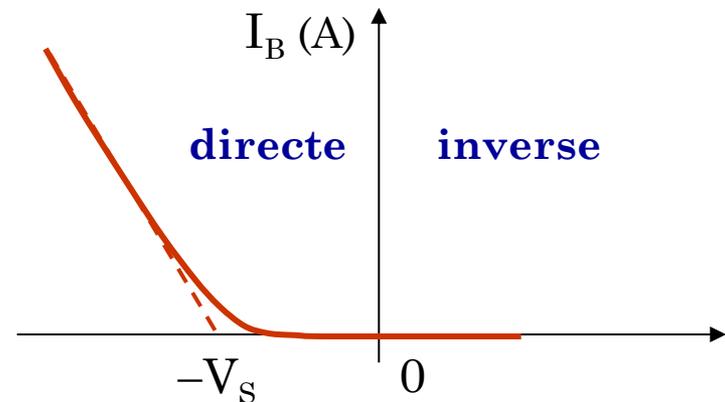
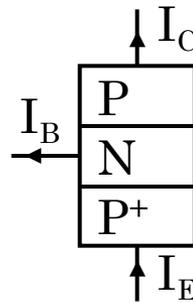
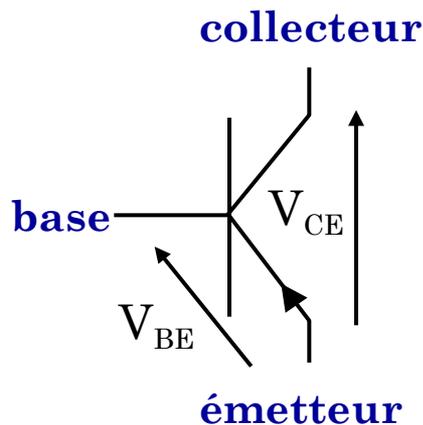
II.4. Caractéristiques $I_B(V_{BE})$ du transistor NPN

- Pour débloquer (rendre passant) le transistor NPN, il faut que la jonction base-émetteur soit polarisée en direct avec une tension supérieure à la tension de seuil, V_S , de cette diode : $V_{BE} > V_S$.
- La caractéristique $I_B(V_{BE})$ est celle de la diode base-émetteur en ne considérant que le courant de trou.
- Ici le courant de trous est bien plus faible que le courant d'électrons.



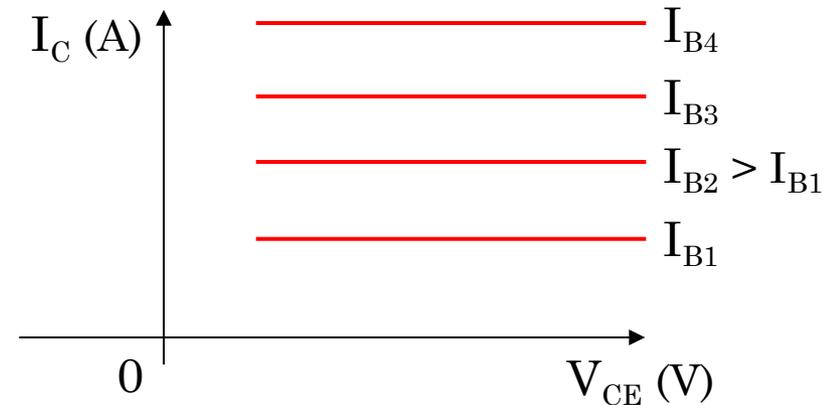
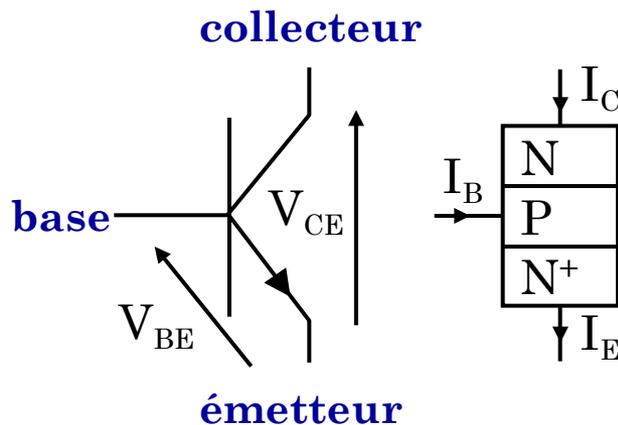
II.4. Caractéristiques $I_B(V_{BE})$ du transistor PNP

- Pour débloquer (rendre passant) le transistor PNP, il faut que la jonction base-émetteur soit polarisée en direct avec une tension supérieure (en valeur absolue) à la tension de seuil, V_S , de cette diode soit : $V_{BE} < -V_S$.
- La caractéristique $I_B(V_{BE})$ est celle de la diode base-émetteur en ne considérant que le courant des électrons.
- Ici le courant des électrons est bien plus faible que le courant des trous.



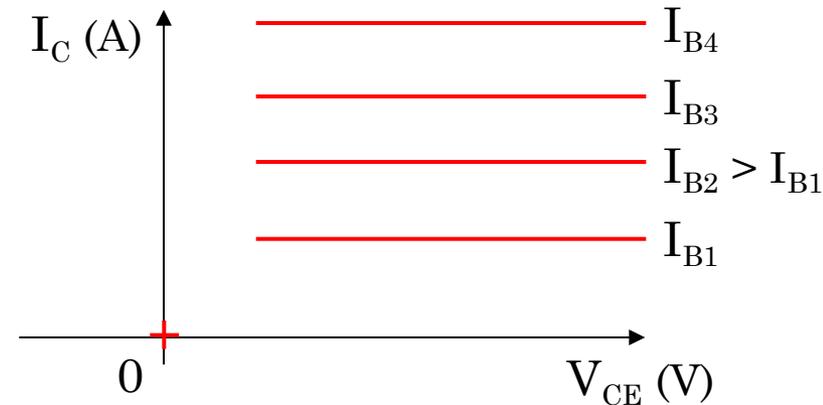
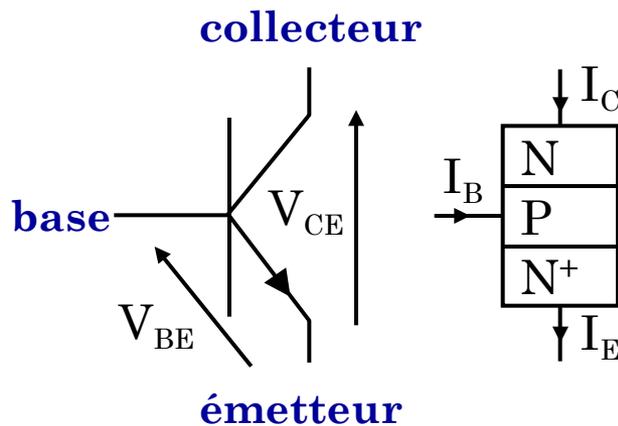
II.4. Caractéristiques $I_C(V_{CE})$ du transistor NPN

- Si la jonction BC est polarisée en inverse, alors le courant d'électrons peut traverser cette jonction.
- Dans ce cas le courant I_C est indépendant de V_{CE} : régime linéaire ($I_C = \beta \cdot I_B$)



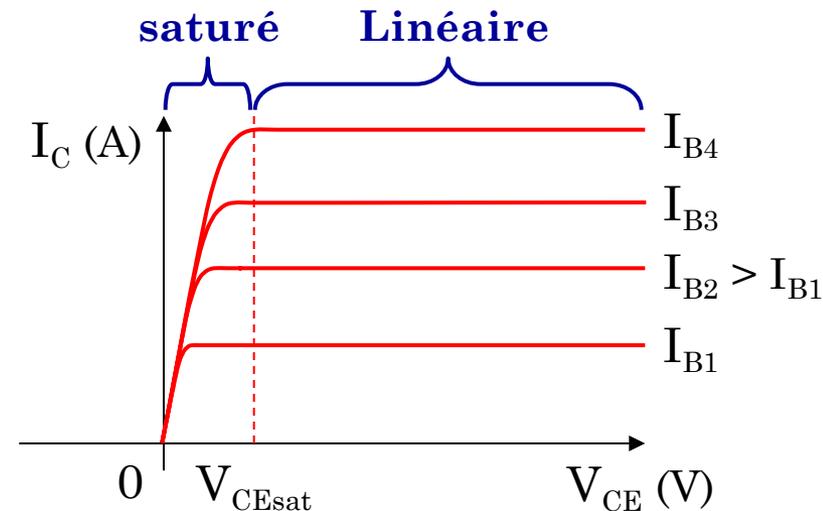
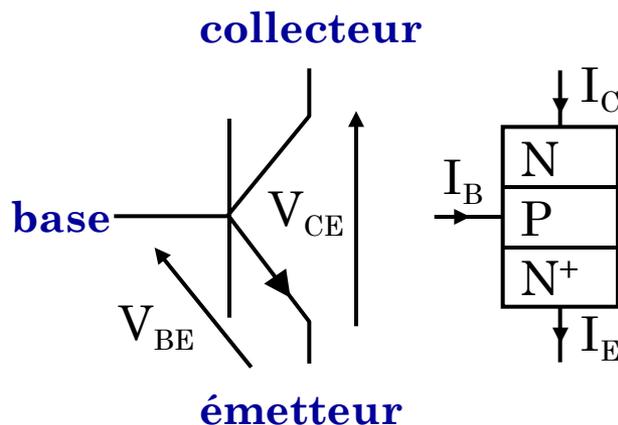
II.4. Caractéristiques $I_C(V_{CE})$ du transistor NPN

- Si la jonction BC est polarisée en inverse, alors le courant d'électrons peut traverser cette jonction.
- Dans ce cas le courant I_C est indépendant de V_{CE} : régime linéaire ($I_C = \beta \cdot I_B$)
- Si $V_{CE} = 0$ alors aucun courant ne circule entre l'émetteur et le collecteur



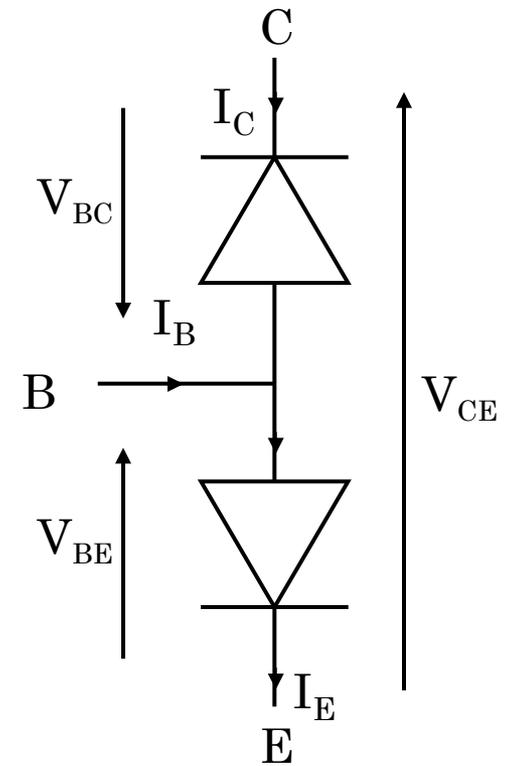
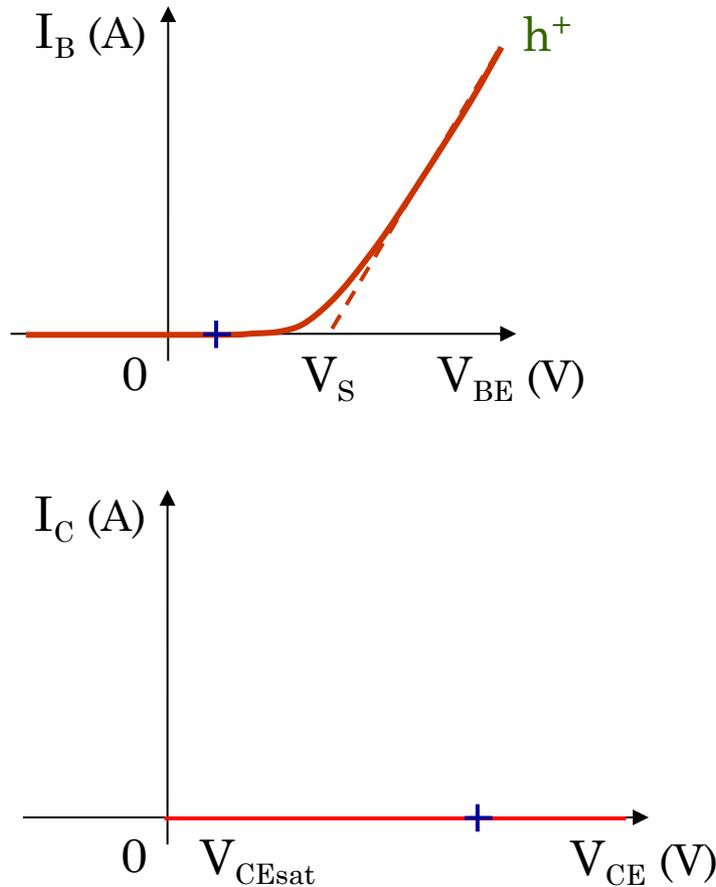
II.4. Caractéristiques $I_C(V_{CE})$ du transistor NPN

- Si la jonction BC est polarisée en inverse, alors le courant d'électrons peut traverser cette jonction.
- Dans ce cas le courant I_C est indépendant de V_{CE} : régime linéaire ($I_C = \beta \cdot I_B$)
- Si $V_{CE} = 0$ alors aucun courant ne circule entre l'émetteur et le collecteur
- Le basculement entre ces deux fonctionnements se produit à la tension V_{CEsat} (sat pour saturation) : le courant I_C n'est pas proportionnel à I_B .



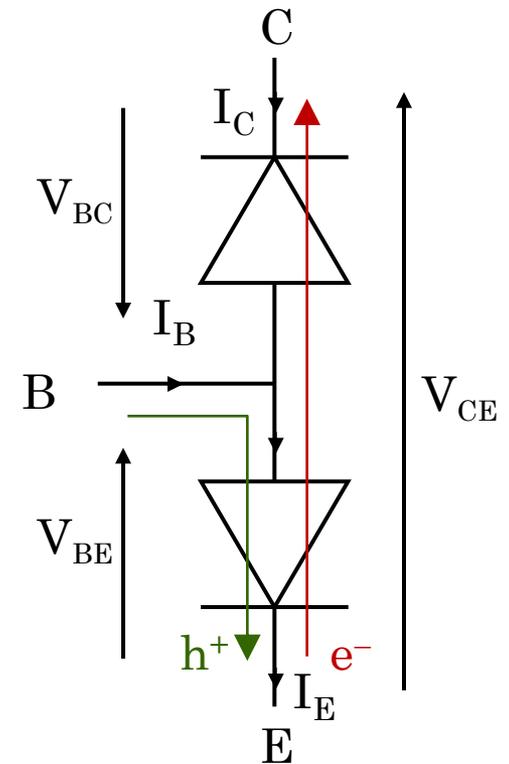
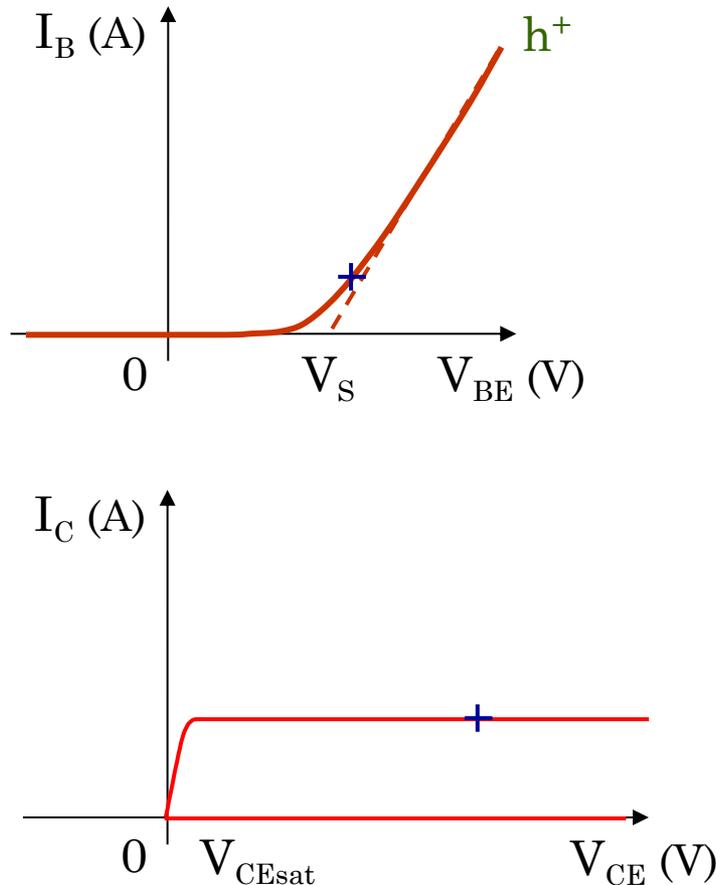
II.5. Bilan des caractéristiques $I_B(V_{BE})$ et $I_C(V_{CE})$

Bloqué : $V_{BE} < V_S$, $I_B = 0$, $I_C = 0$



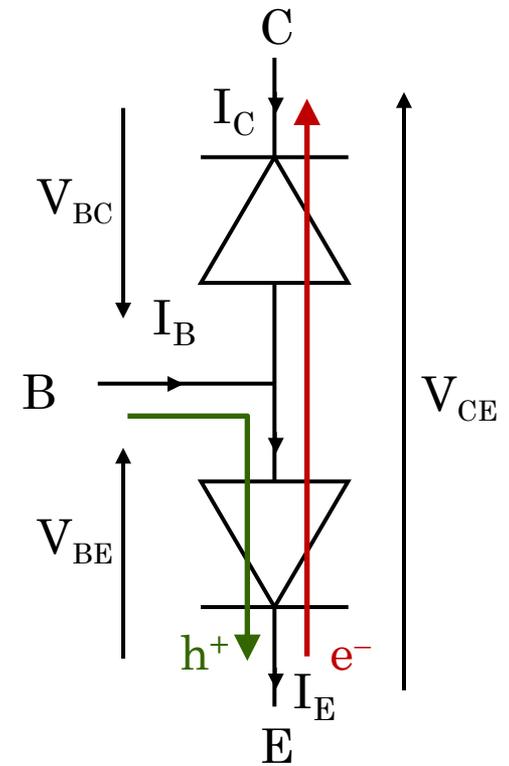
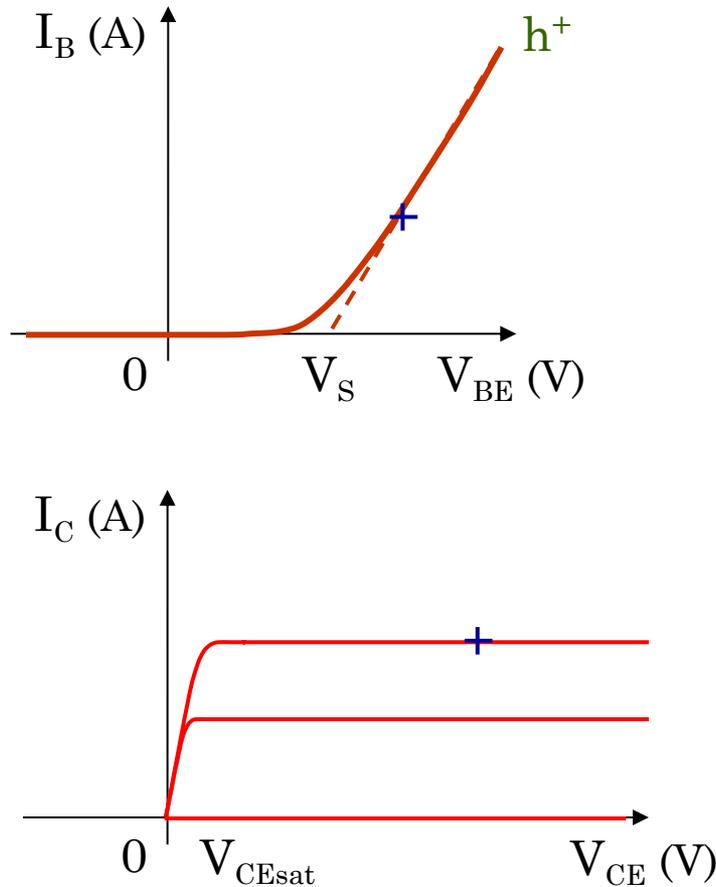
II.5. Bilan des caractéristiques $I_B(V_{BE})$ et $I_C(V_{CE})$

Passant_Linéaire : $V_{BE} > V_S$, $I_B > 0$, $I_C = \beta \cdot I_B$



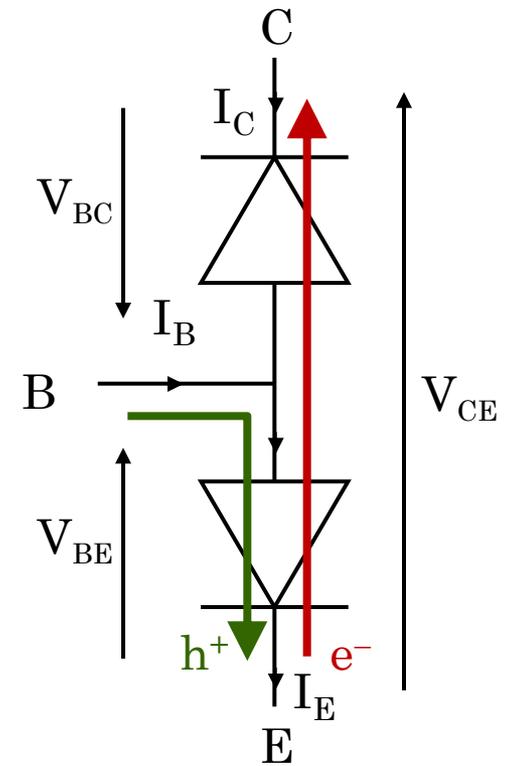
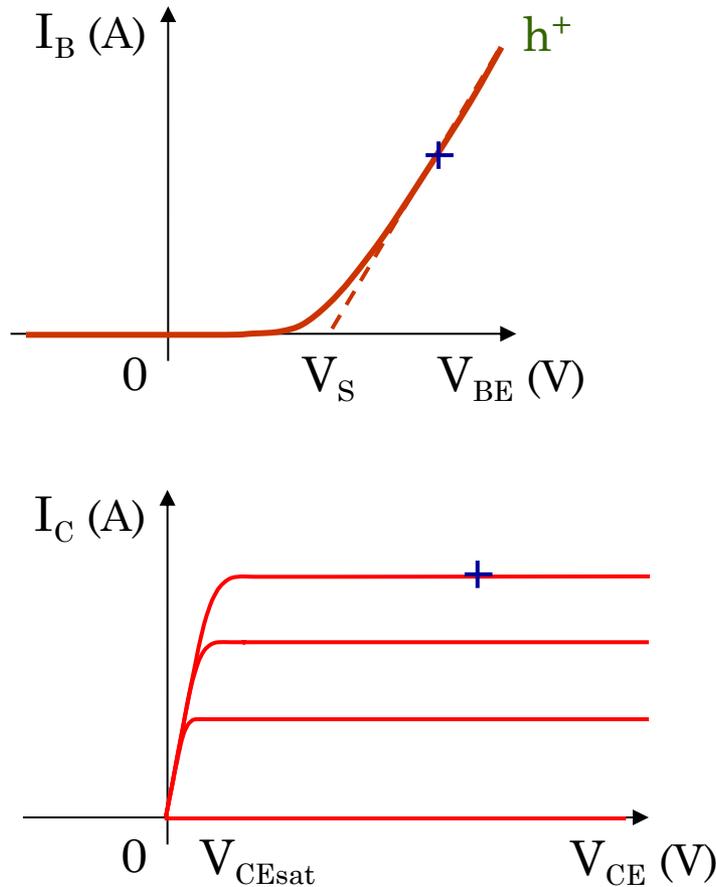
II.5. Bilan des caractéristiques $I_B(V_{BE})$ et $I_C(V_{CE})$

Passant_Linéaire : $V_{BE} > V_S, I_B > 0, I_C = \beta \cdot I_B$



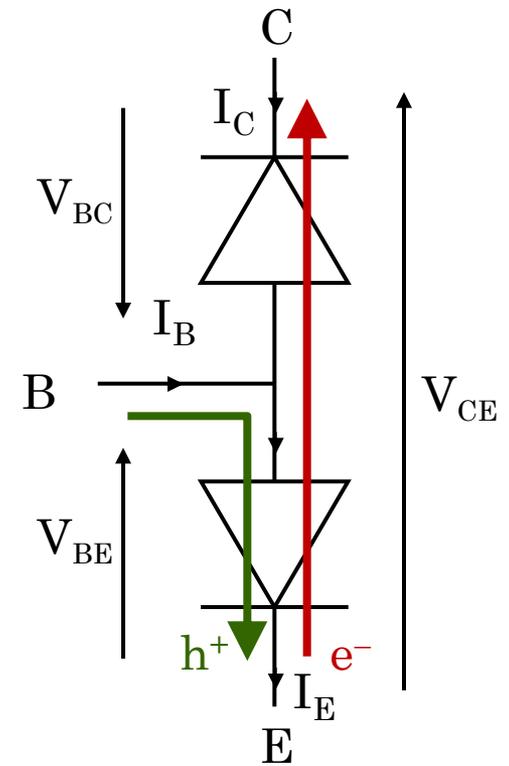
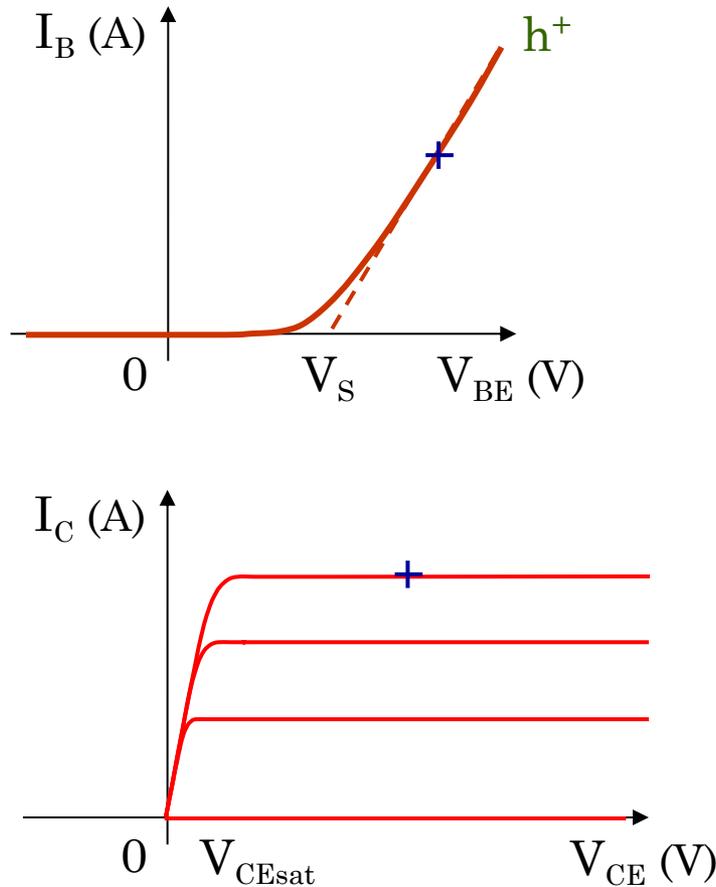
II.5. Bilan des caractéristiques $I_B(V_{BE})$ et $I_C(V_{CE})$

Passant_Linéaire : $V_{BE} > V_S$, $I_B > 0$, $I_C = \beta \cdot I_B$



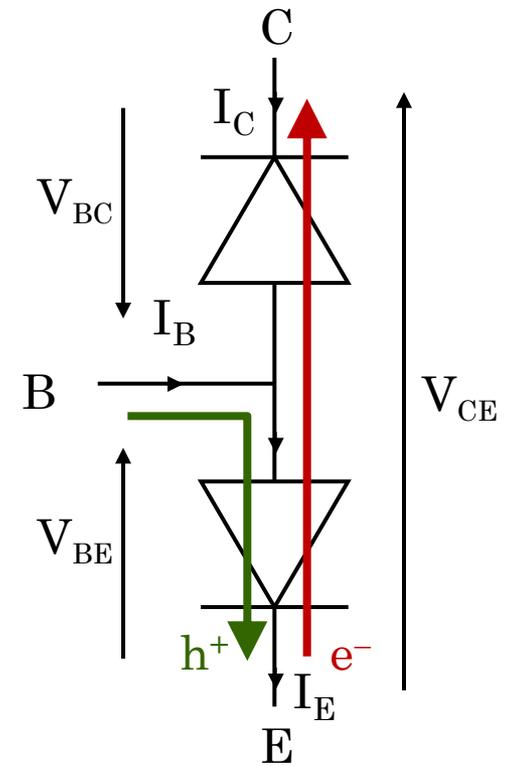
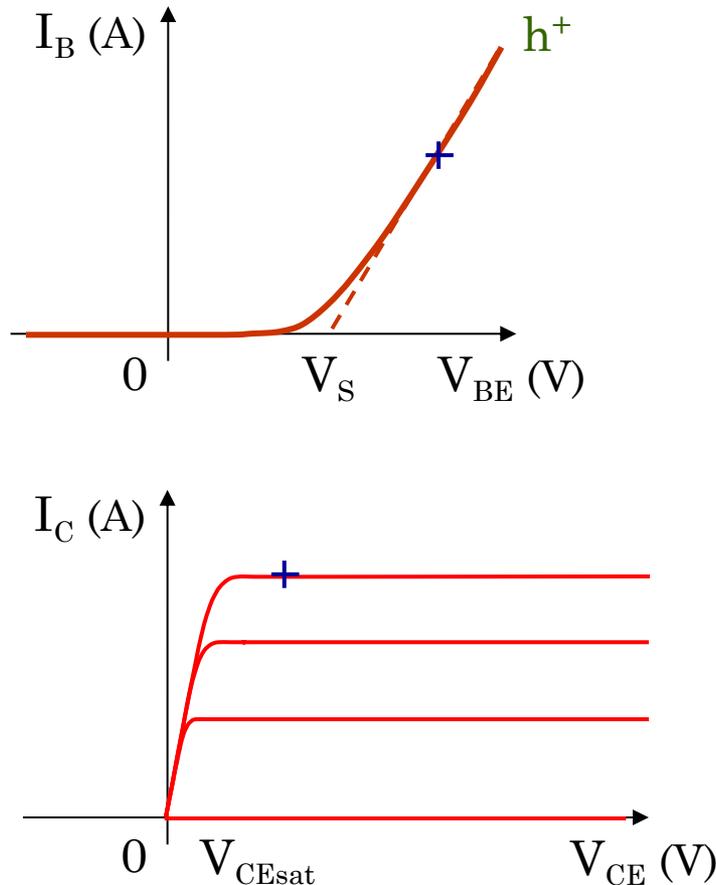
II.5. Bilan des caractéristiques $I_B(V_{BE})$ et $I_C(V_{CE})$

Passant_Linéaire : $V_{BE} > V_S, I_B > 0, I_C = \beta \cdot I_B$



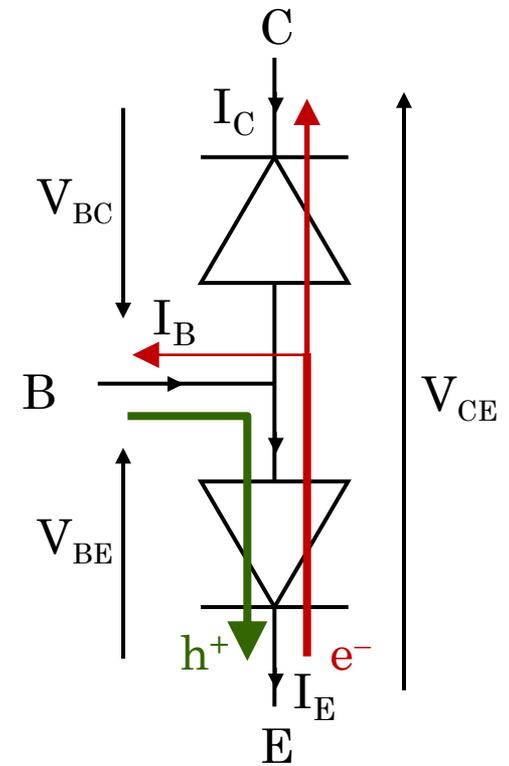
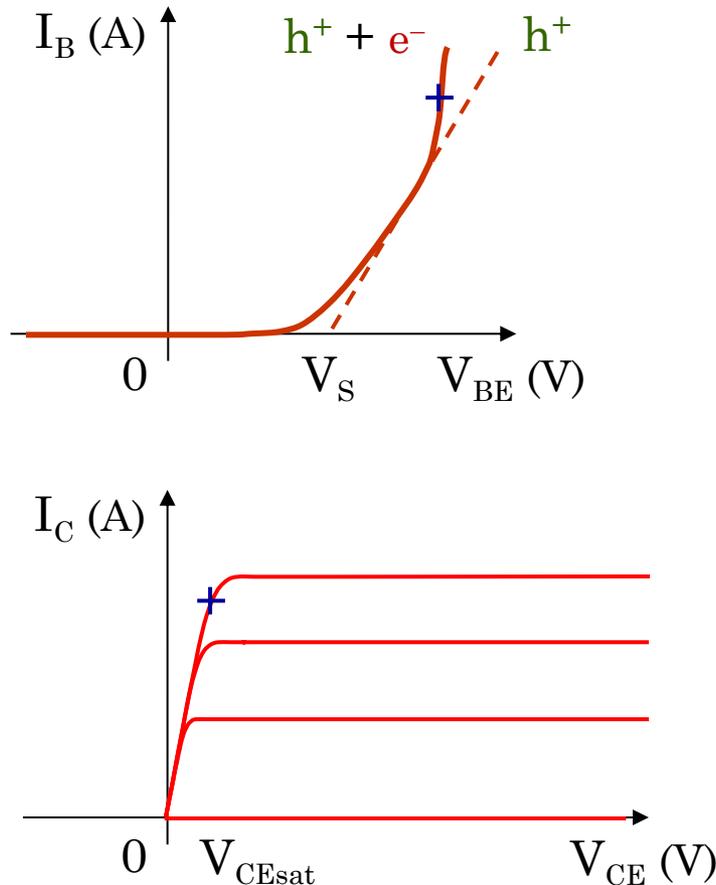
II.5. Bilan des caractéristiques $I_B(V_{BE})$ et $I_C(V_{CE})$

Passant_Linéaire : $V_{BE} > V_S, I_B > 0, I_C = \beta \cdot I_B$



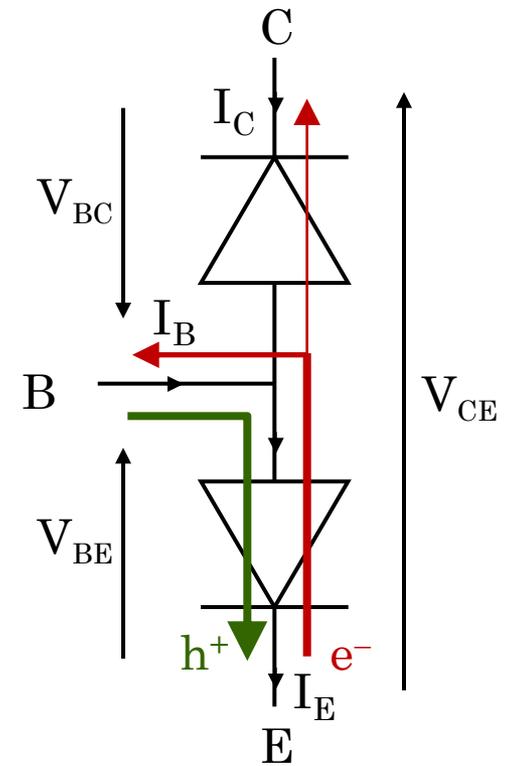
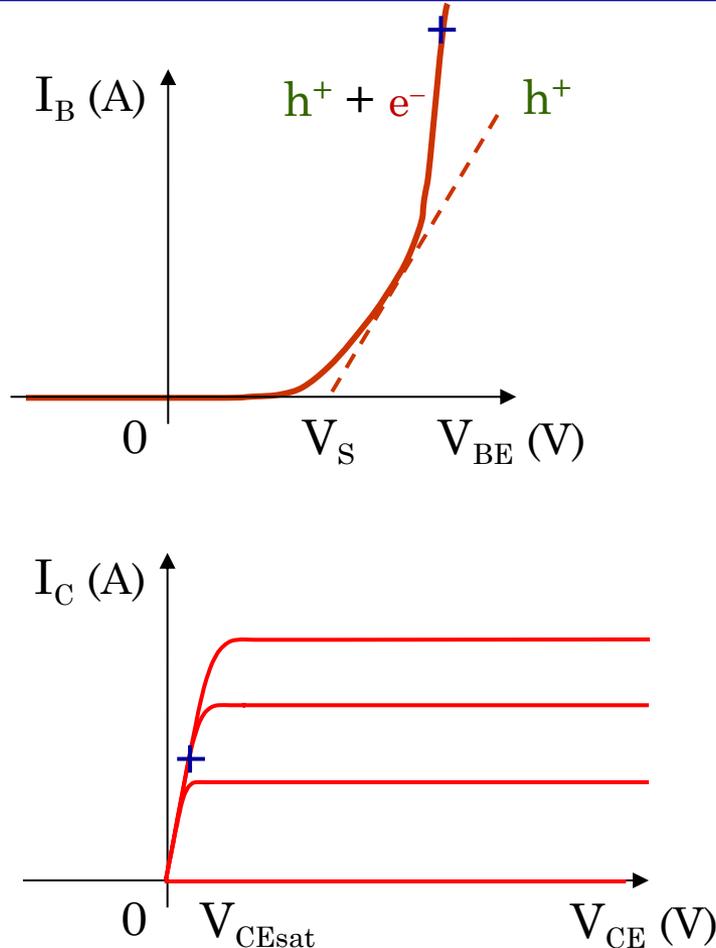
II.5. Bilan des caractéristiques $I_B(V_{BE})$ et $I_C(V_{CE})$

Passant_Saturé : $V_{BE} > V_S$, $I_B > 0$, $I_C < \beta \cdot I_B$, $V_{CE} < V_{CEsat}$



II.5. Bilan des caractéristiques $I_B(V_{BE})$ et $I_C(V_{CE})$

Passant_Saturé : $V_{BE} > V_S$, $I_B > 0$, $I_C < \beta \cdot I_B$, $V_{CE} < V_{CEsat}$



III.1. Polarisation simple

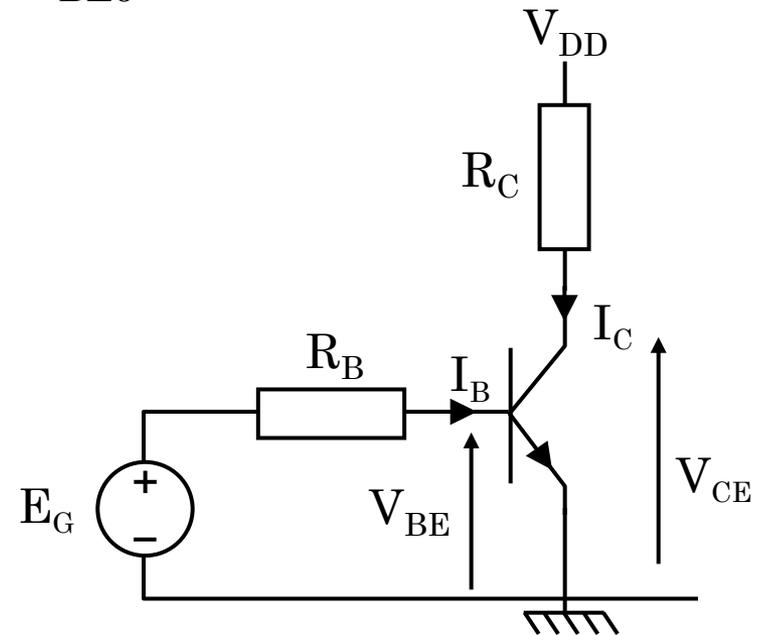
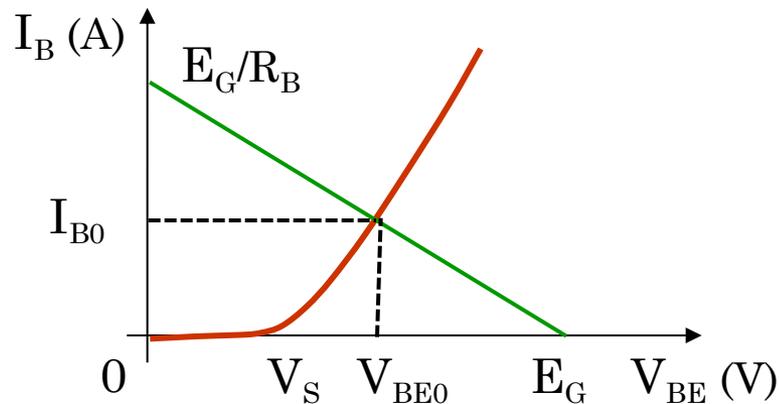
□ Détermination de I_{B0} et I_{C0}

- La boucle d'entrée permet de déterminer la valeur de I_B

$E_G =$



$$\left\{ \begin{array}{l} I_{B0} = \\ V_{BE0} = \end{array} \right.$$



III.1. Polarisation simple

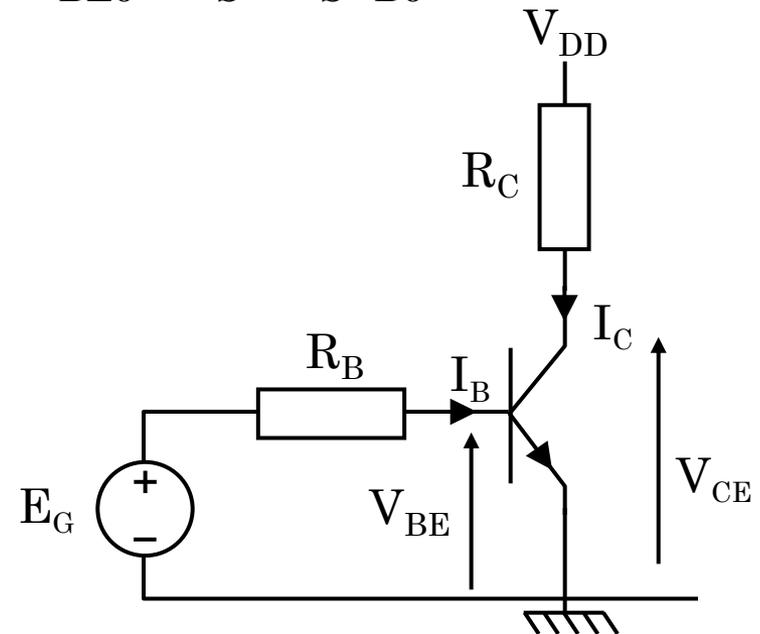
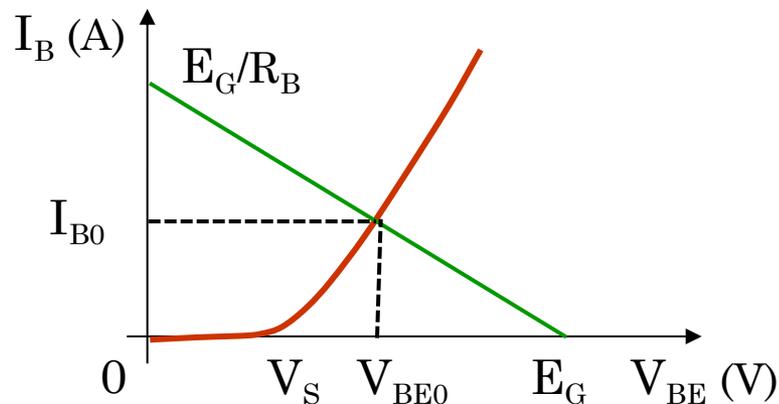
□ Détermination de I_{B0} et I_{C0}

- La boucle d'entrée permet de déterminer la valeur de I_B

$$E_G = R_B \cdot I_{B0} + V_S + R_S \cdot I_{B0}$$



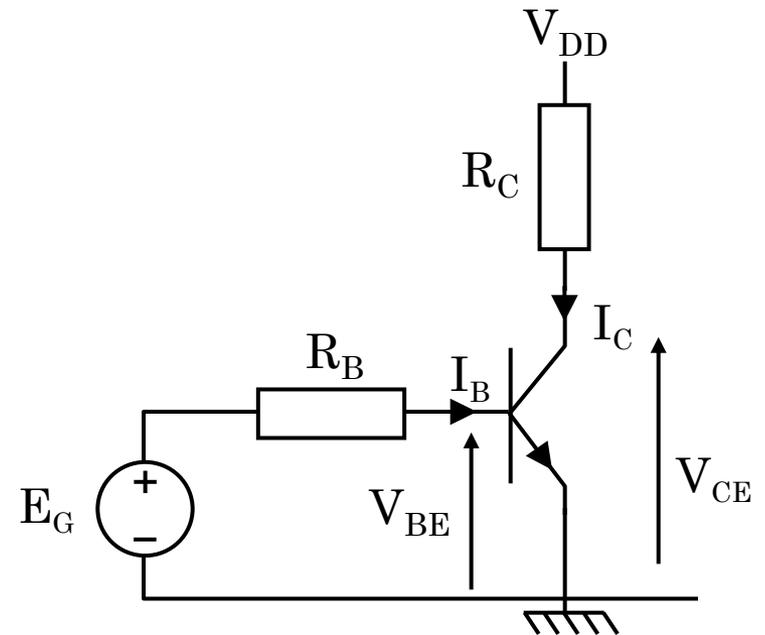
$$\begin{cases} I_{B0} = \frac{E_G - V_S}{R_B + R_S} \\ V_{BE0} = V_S + R_S \cdot I_{B0} \end{cases}$$



III.1. Polarisation simple

□ Détermination de I_{B0} et I_{C0}

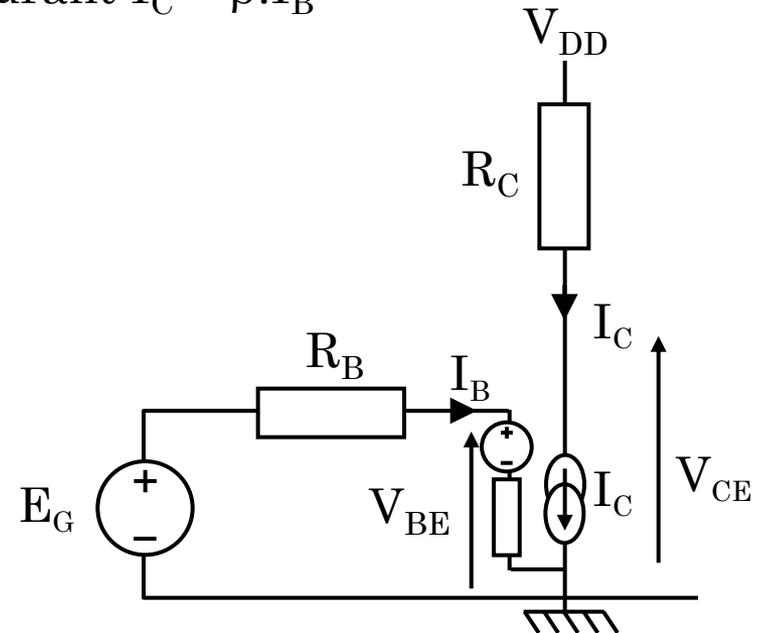
- On considère que le transistor est en régime linéaire $I_C = \beta \cdot I_B$



III.1. Polarisation simple

□ Détermination de I_{B0} et I_{C0}

- On considère que le transistor est en régime linéaire $I_C = \beta \cdot I_B$
- On peut donc résumer le transistor à trois éléments :
 - En entrée : V_S et R_S (donc la diode base-émetteur)
 - En sortie: un générateur de courant $I_C = \beta \cdot I_B$



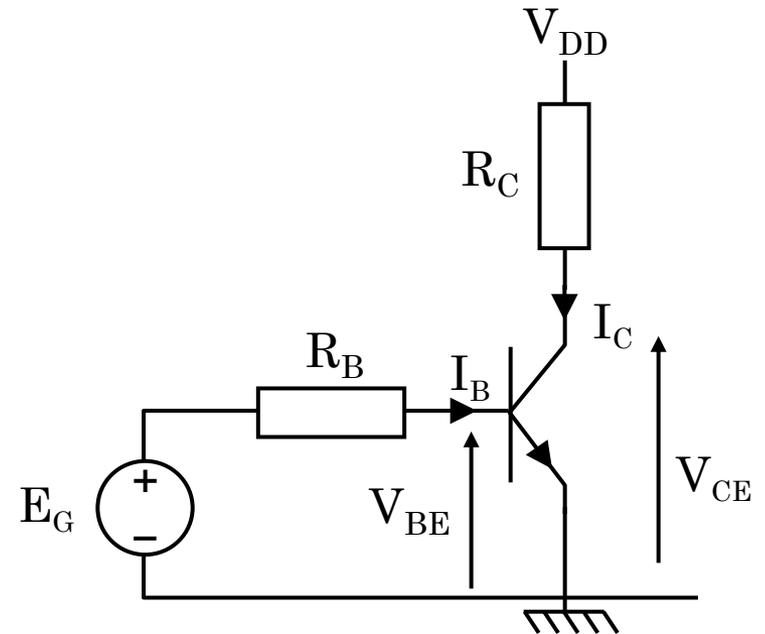
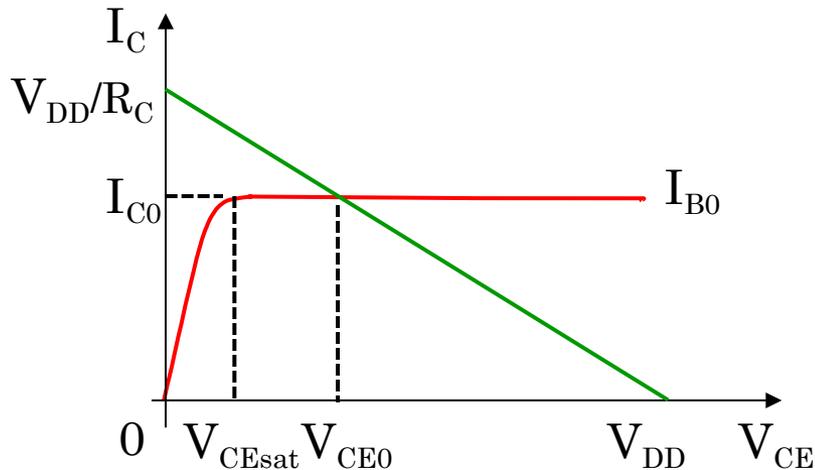
III.1. Polarisation simple

□ Détermination de I_{B0} et I_{C0}

- Il faut à présent vérifier si le transistor est réellement en régime linéaire par le calcul de V_{CE}

$$V_{DD} = R_C \cdot I_C + V_{CE} \quad \Rightarrow \quad V_{CE} = V_{DD} - R_C \cdot I_C$$

- Si $V_{CE} > V_{CEsat}$ alors on confirme le régime linéaire et les calculs sont exacts



III.1. Polarisation simple

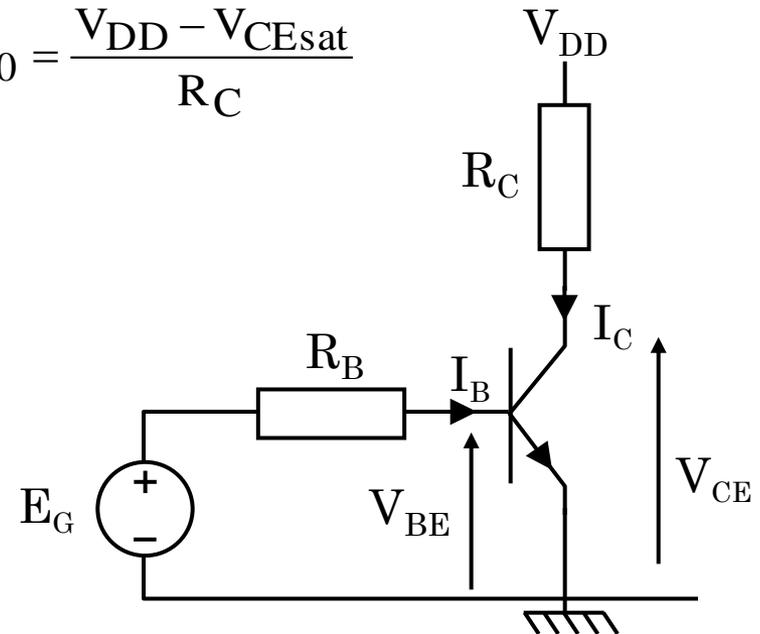
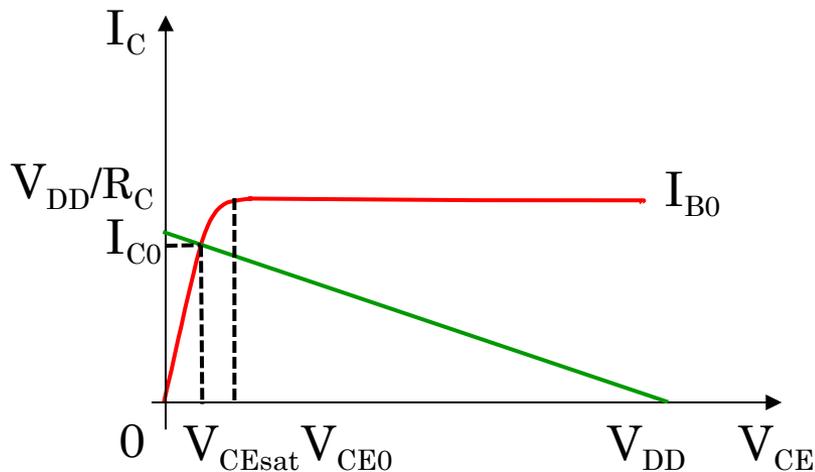
□ Détermination de I_{B0} et I_{C0}

- Si $V_{CE} < V_{CEsat}$ le transistor est en régime saturé et l'utilisation de la droite de charge donne les vraies valeurs de I_{C0} et V_{CE0}
- Si on utilise pas la droite de charge, on impose $V_{CE} = V_{CEsat}$ et on détermine la valeur de I_C avec la boucle de sortie.

$$V_{DD} = R_C \cdot I_{C0} + V_{CEsat}$$



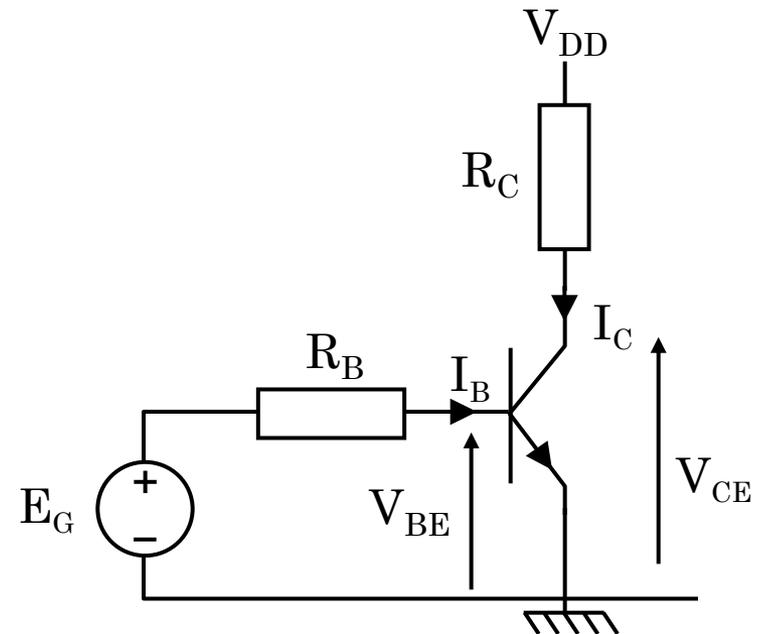
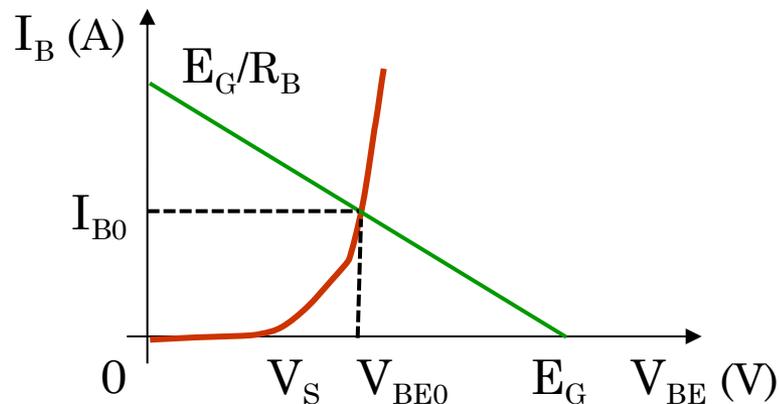
$$I_{C0} = \frac{V_{DD} - V_{CEsat}}{R_C}$$



III.1. Polarisation simple

□ Détermination de I_{B0} et I_{C0}

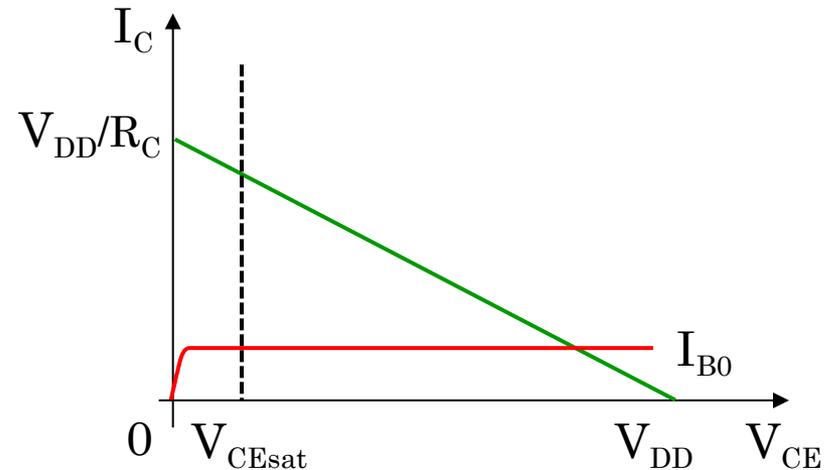
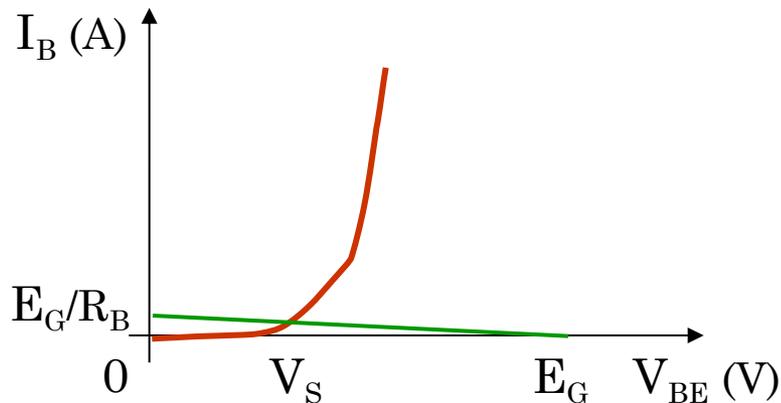
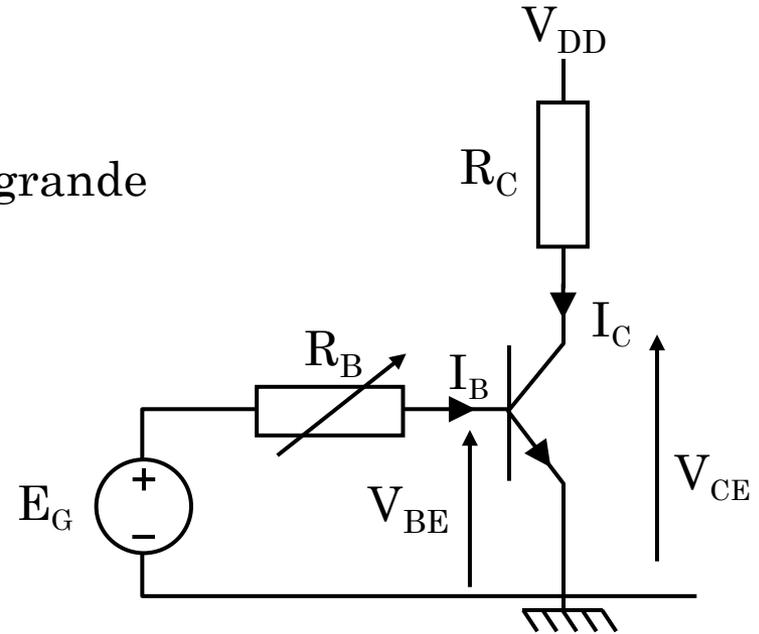
- Il faut aussi re-déterminer la véritable valeur du courant de base.
- Les électrons qui passent de l'émetteur à la base ne sont pas tous propulsés au collecteur et une partie sort par la base.
- Les valeurs de V_S et R_S sont donc différentes



III.1. Polarisation simple

□ Variation de R_B avec R_C constant

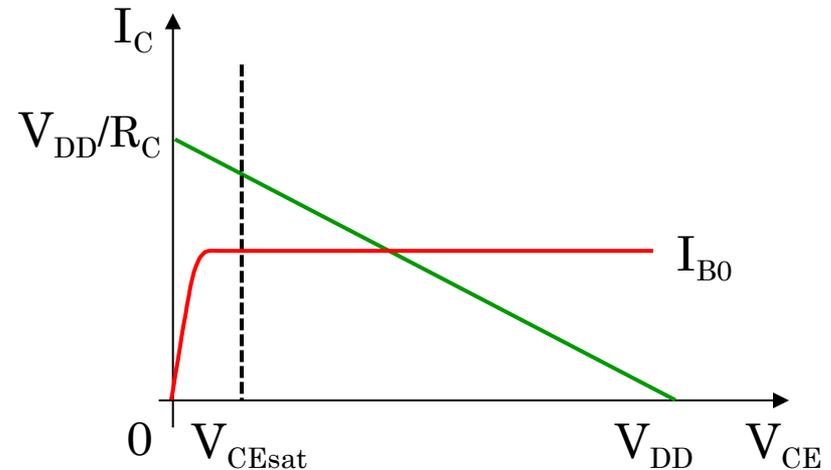
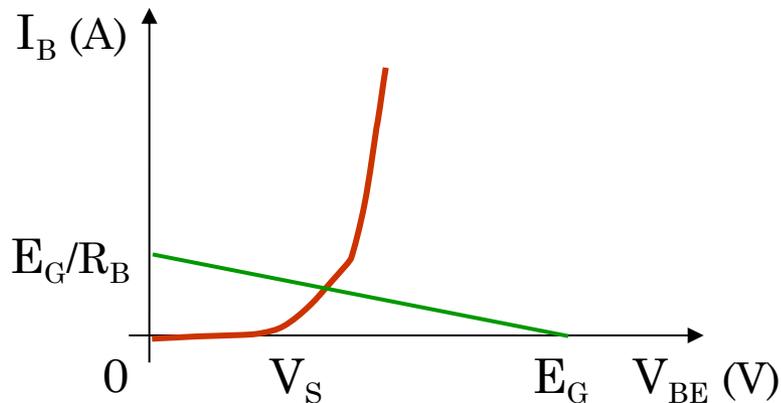
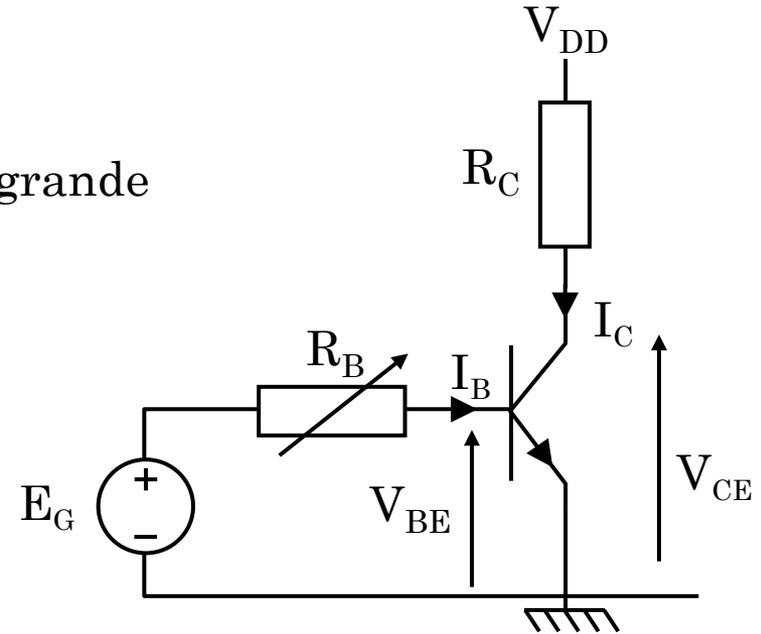
- On part d'une valeur de R_B suffisamment grande pour que le transistor soit en régime linéaire
- La droite de charge en sortie ne change pas
- On diminue alors R_B



III.1. Polarisation simple

□ Variation de R_B avec R_C constant

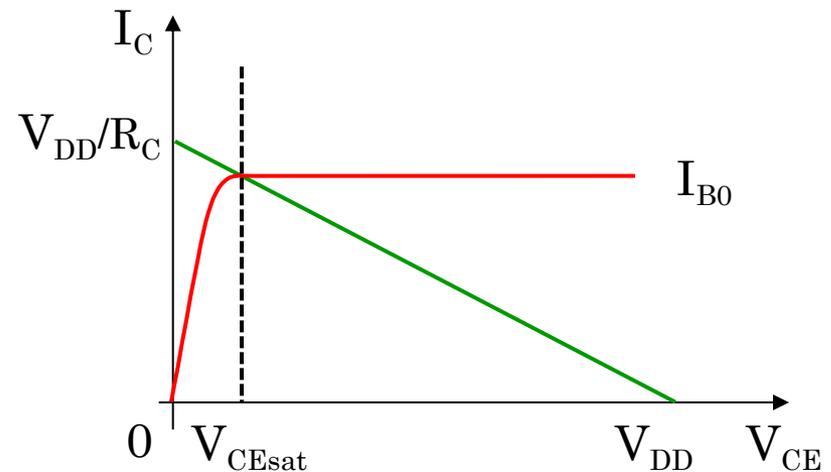
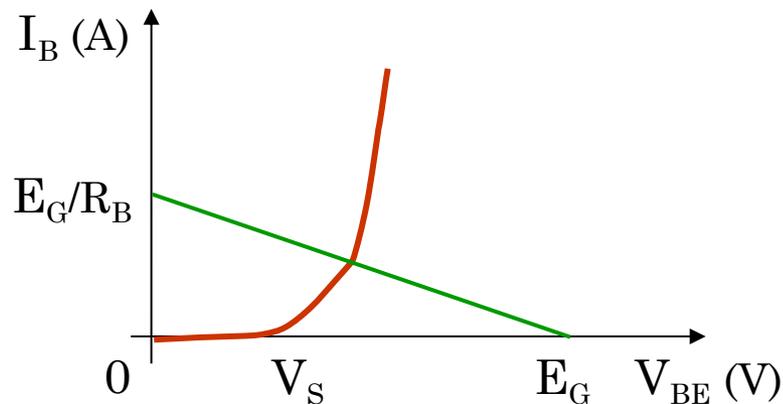
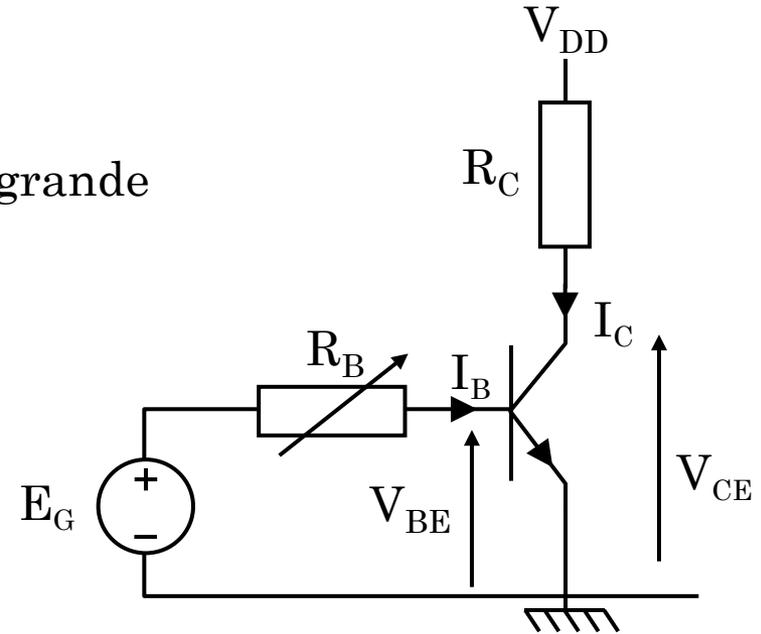
- On part d'une valeur de R_B suffisamment grande pour que le transistor soit en régime linéaire
- La droite de charge en sortie ne change pas
- On diminue alors R_B



III.1. Polarisation simple

□ Variation de R_B avec R_C constant

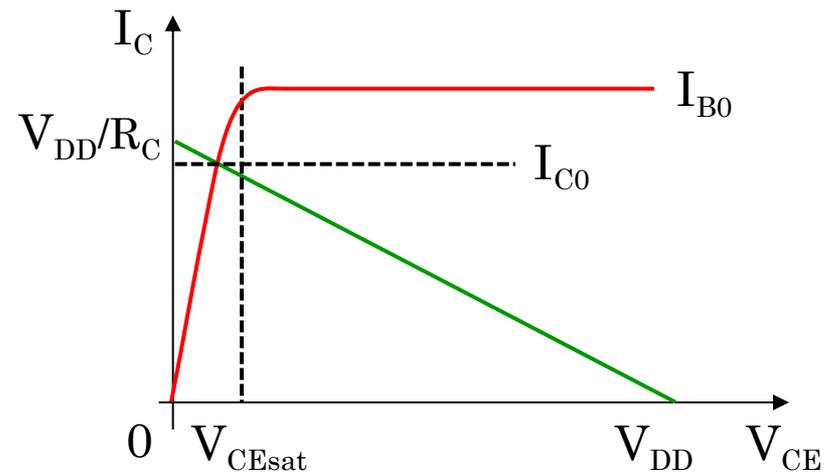
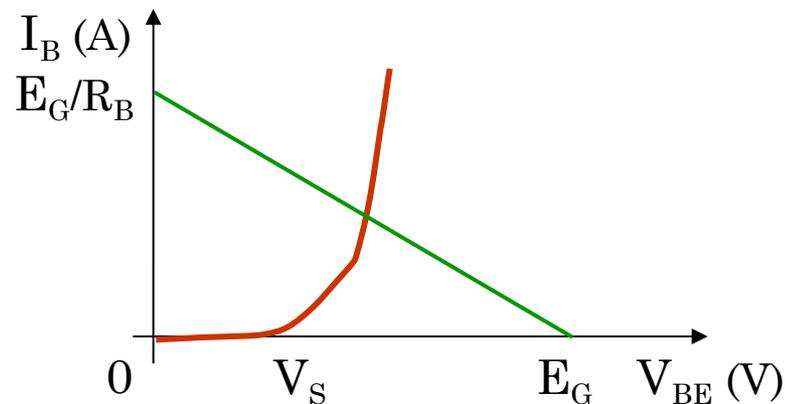
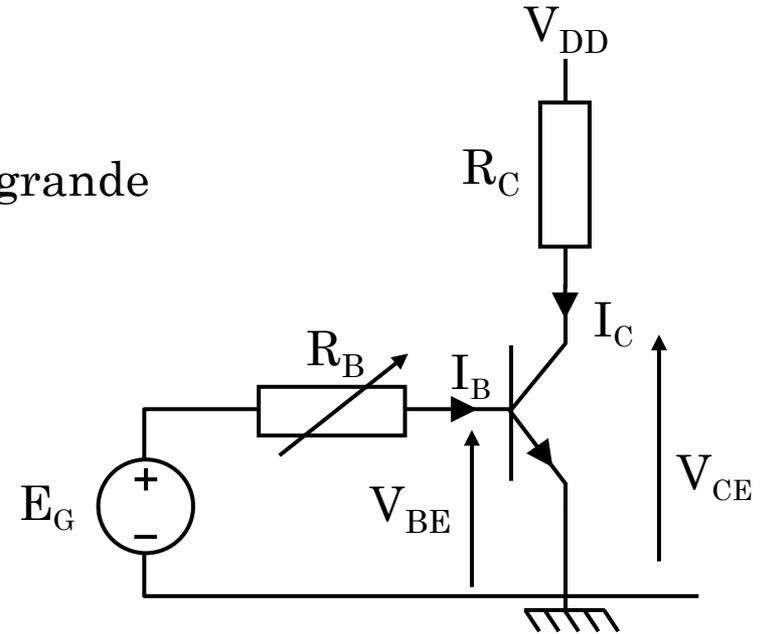
- On part d'une valeur de R_B suffisamment grande pour que le transistor soit en régime linéaire
- La droite de charge en sortie ne change pas
- On diminue alors R_B



III.1. Polarisation simple

□ Variation de R_B avec R_C constant

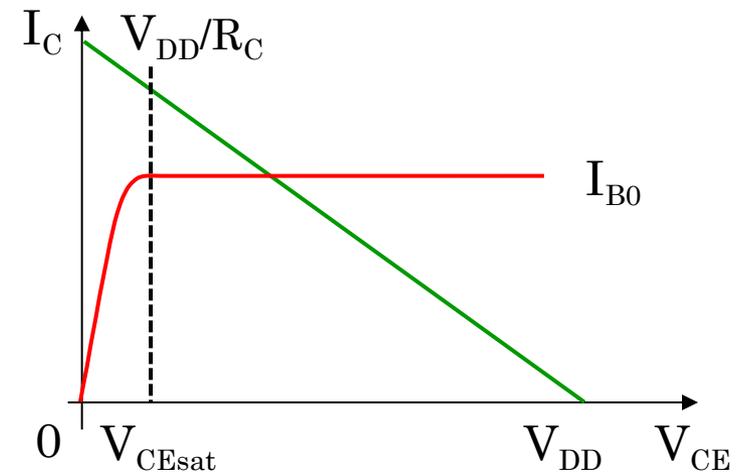
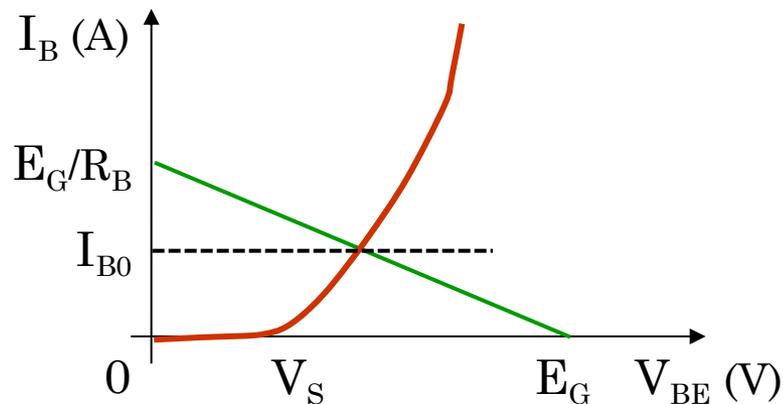
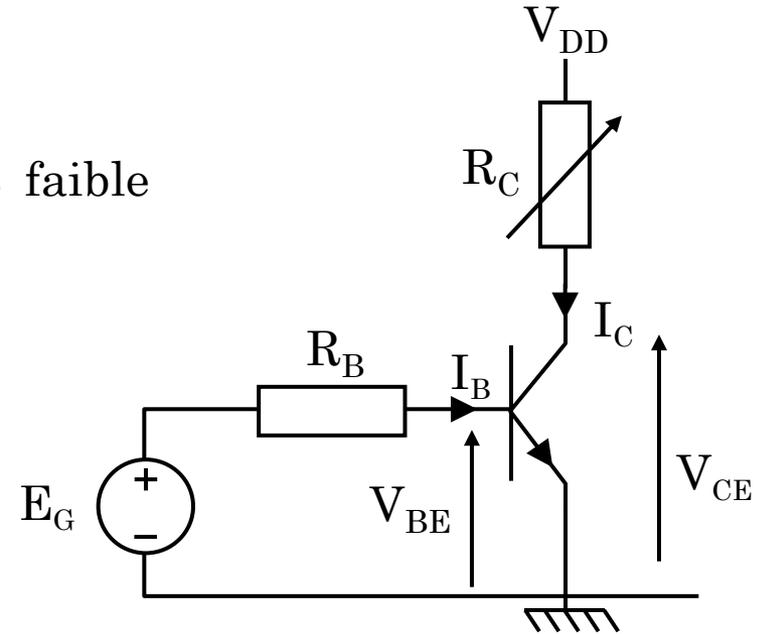
- On part d'une valeur de R_B suffisamment grande pour que le transistor soit en régime linéaire
- La droite de charge en sortie ne change pas
- On diminue alors R_B



III.1. Polarisation simple

□ Variation de R_C avec R_B constant

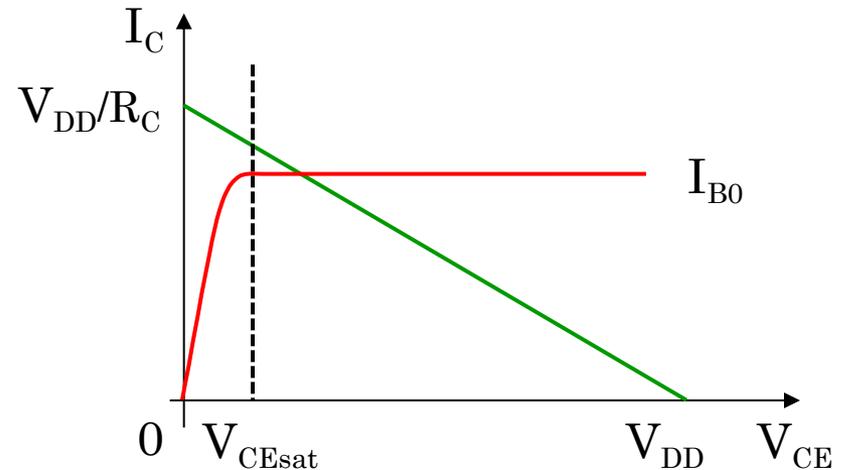
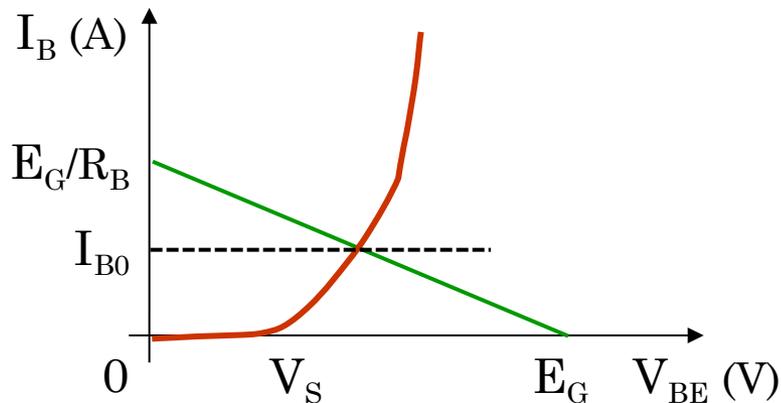
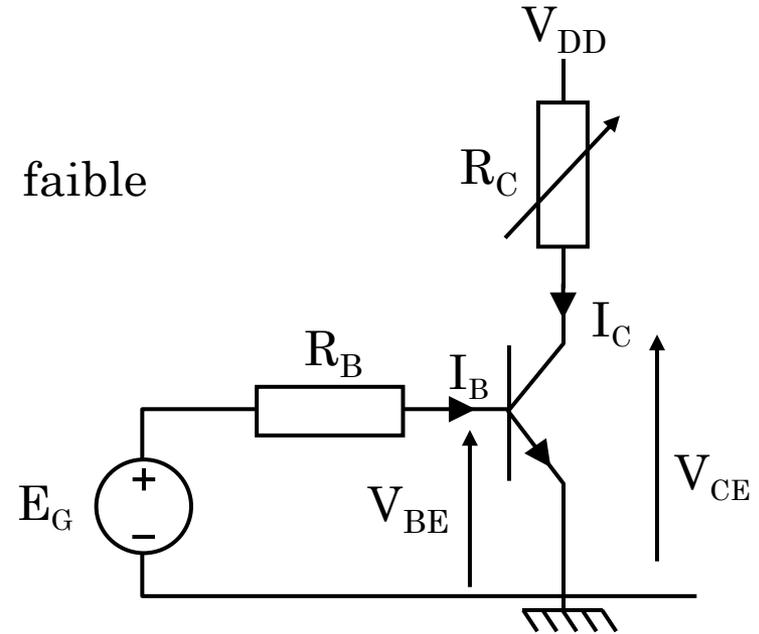
- On part d'une valeur de R_C suffisamment faible pour que le transistor soit en régime linéaire
- La droite de charge en entrée ne change pas
- On augmente alors R_C



III.1. Polarisation simple

□ Variation de R_C avec R_B constant

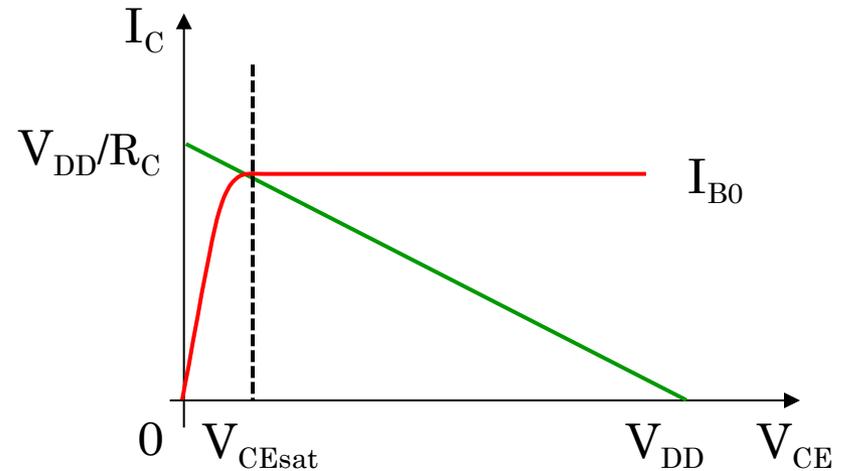
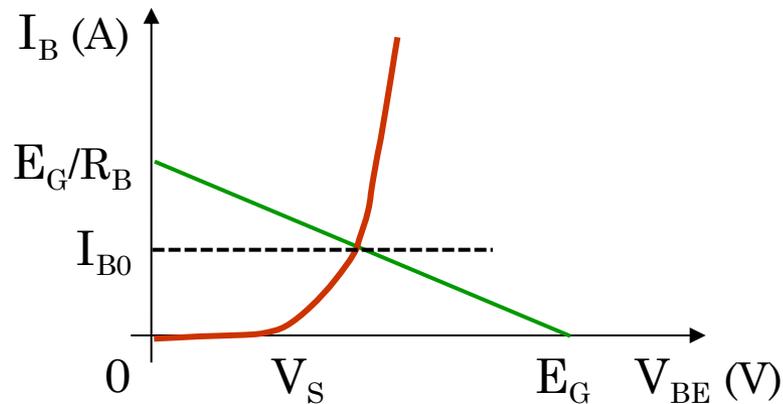
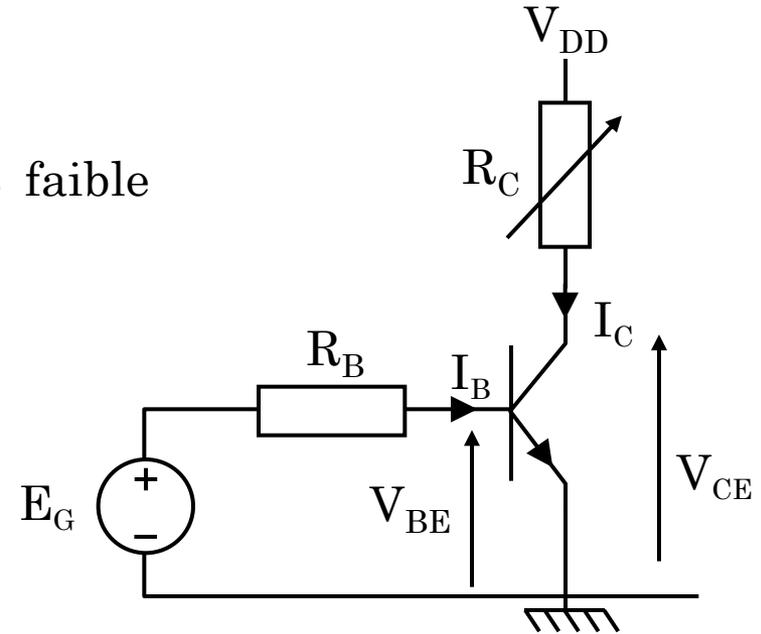
- On part d'une valeur de R_C suffisamment faible pour que le transistor soit en régime linéaire
- La droite de charge en entrée ne change pas
- On augmente alors R_C



III.1. Polarisation simple

□ Variation de R_C avec R_B constant

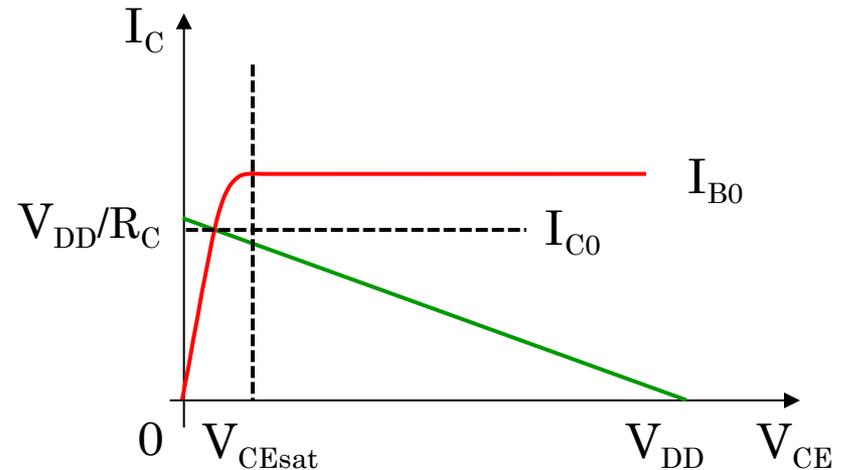
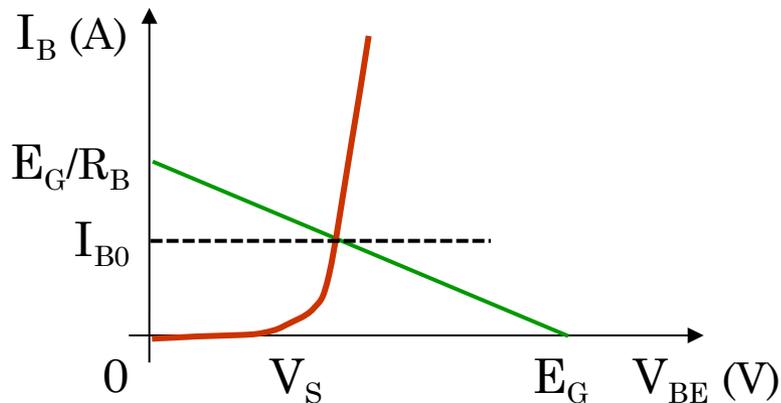
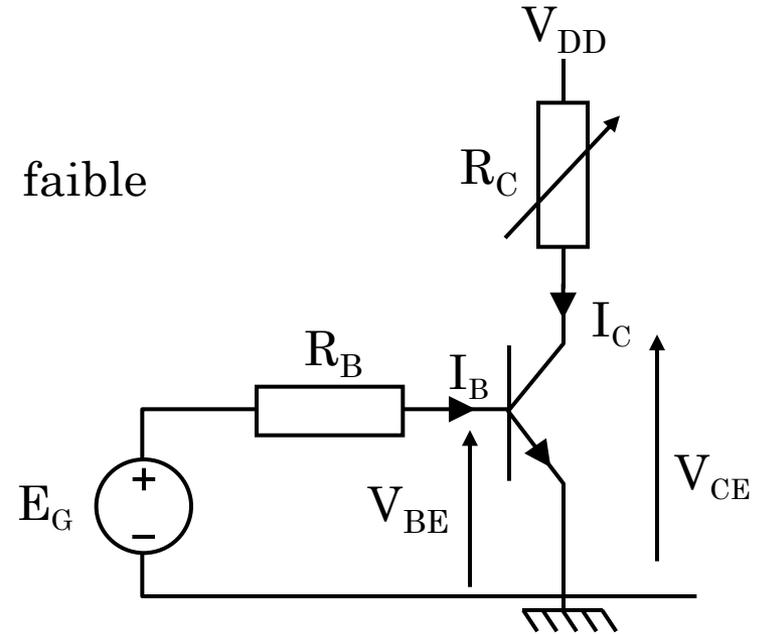
- On part d'une valeur de R_C suffisamment faible pour que le transistor soit en régime linéaire
- La droite de charge en entrée ne change pas
- On augmente alors R_C



III.1. Polarisation simple

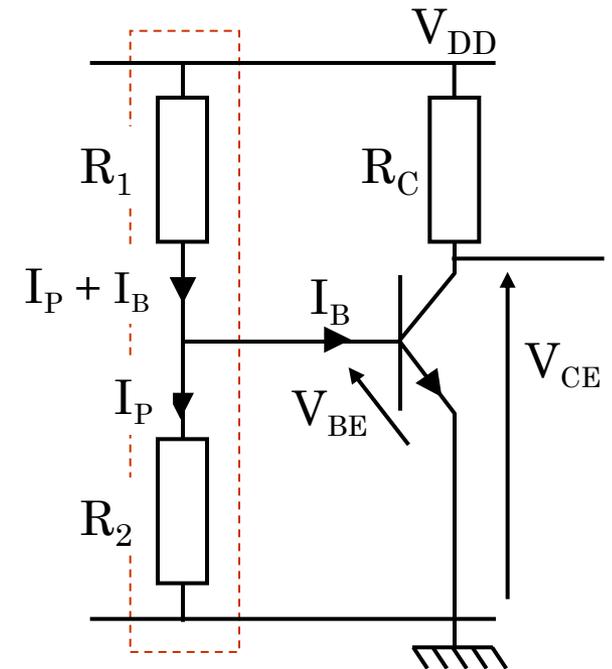
□ Variation de R_C avec R_B constant

- On part d'une valeur de R_C suffisamment faible pour que le transistor soit en régime linéaire
- La droite de charge en entrée ne change pas
- On augmente alors R_C



III.2. Pont de base

- Les résistances R_1 et R_2 forment un pont entre la base et V_{DD} d'où le nom.
- La détermination de I_B passe par celle de I_P .



III.2. Pont de base

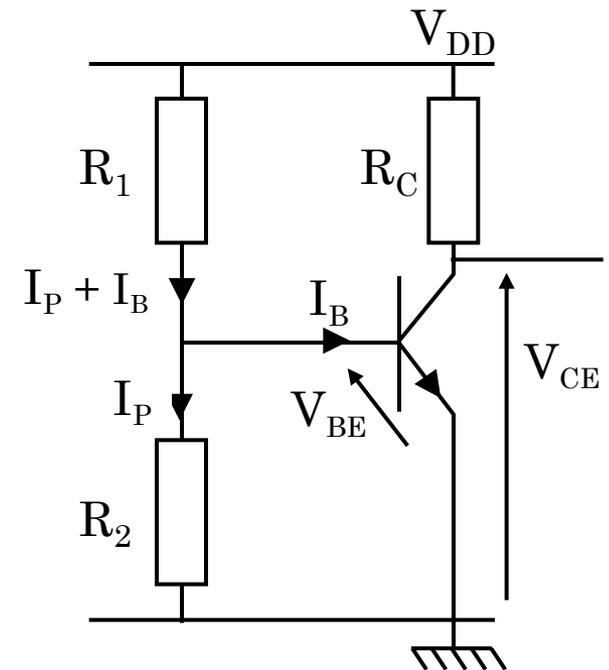
□ I_B : approche simple

- On considère que $I_P \gg \gg I_B$.
- Dans ce cas un simple pont diviseur de tension permet de connaître la valeur de V_{BE} et par suite la valeur de I_B .

$$V_{BE} = \frac{R_2}{R_1 + R_2} V_{DD}$$

- Puis on détermine I_B .

$$I_B = \frac{V_{BE} - V_S}{R_S}$$



III.2. Pont de base

□ I_B : système de 2 équations

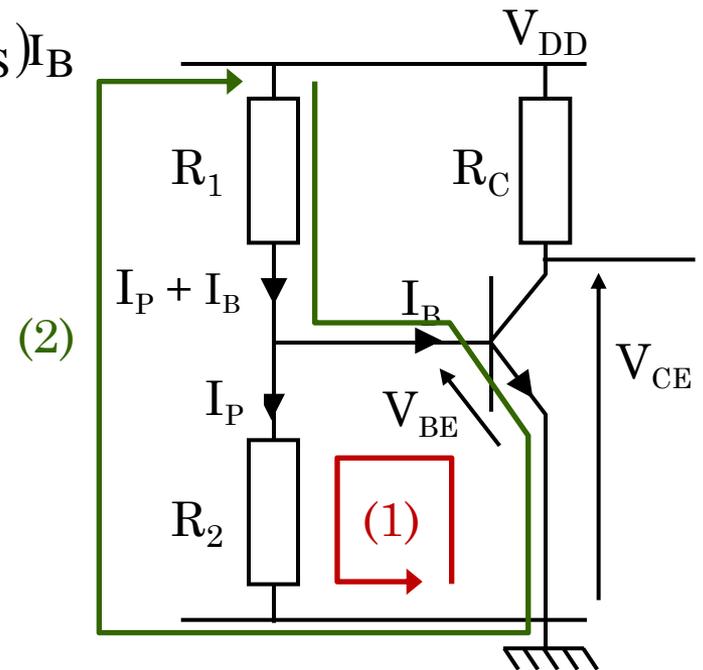
- On résout un système de deux équations qui correspond à l'écriture de deux mailles en entrée

$$(1) \quad V_{BE} = R_2 \cdot I_P = V_S + R_S \cdot I_B$$

$$(2) \quad V_{DD} = R_1 \cdot (I_P + I_B) + V_{BE} = R_1 \cdot I_P + V_S + (R_1 + R_S) I_B$$

- On trouve

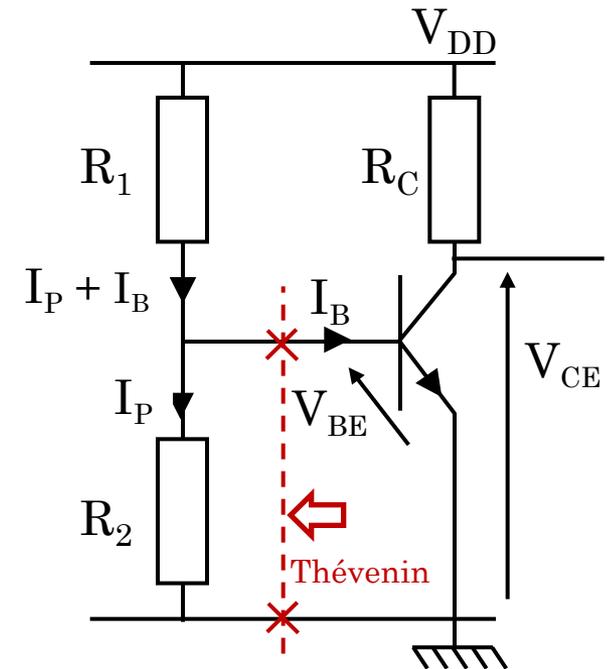
$$I_B = \frac{V_{DD} - \left(\frac{R_1}{R_2} + 1 \right) V_S}{R_1 + R_S + R_S \cdot \frac{R_1}{R_2}}$$



III.2. Pont de base

□ I_B : Thévenin

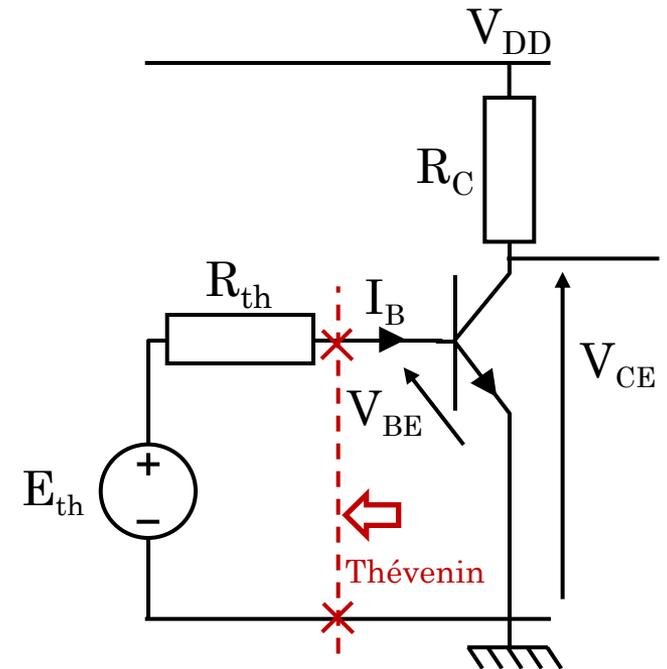
- On peut aussi transformer V_{DD} , R_1 et R_2 en générateur de thévenin



III.2. Pont de base

□ I_B : Thévenin

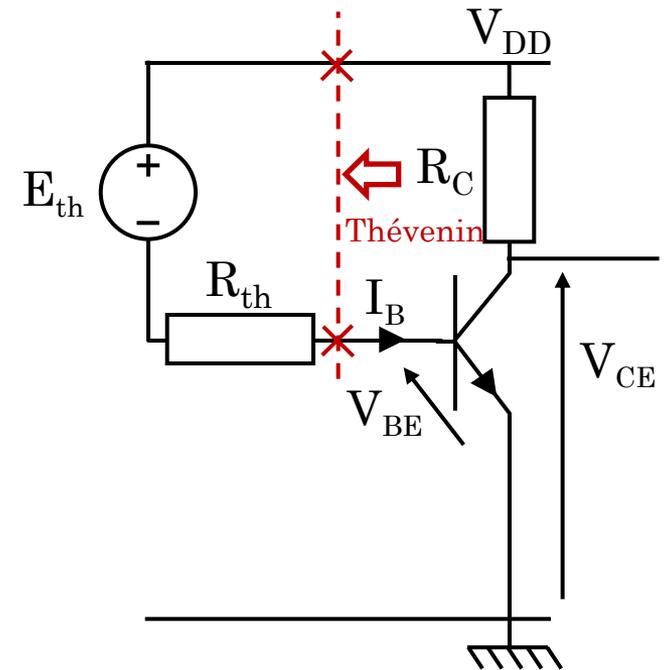
- On peut aussi transformer V_{DD} , R_1 et R_2 en générateur de thévenin



III.2. Pont de base

□ I_B : Thévenin

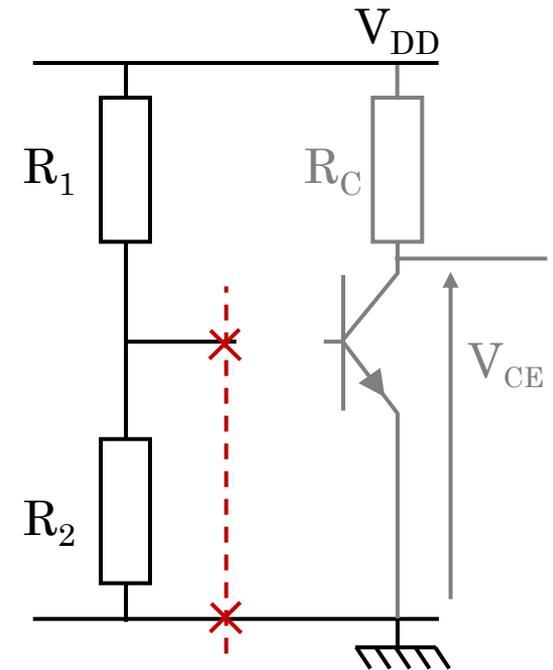
- On peut aussi transformer V_{DD} , R_1 et R_2 en générateur de thévenin



III.2. Pont de base

□ I_B : Thévenin

- On peut aussi transformer V_{DD} , R_1 et R_2 en générateur de thévenin
- On débranche la base du transistor pour éliminer le courant I_B

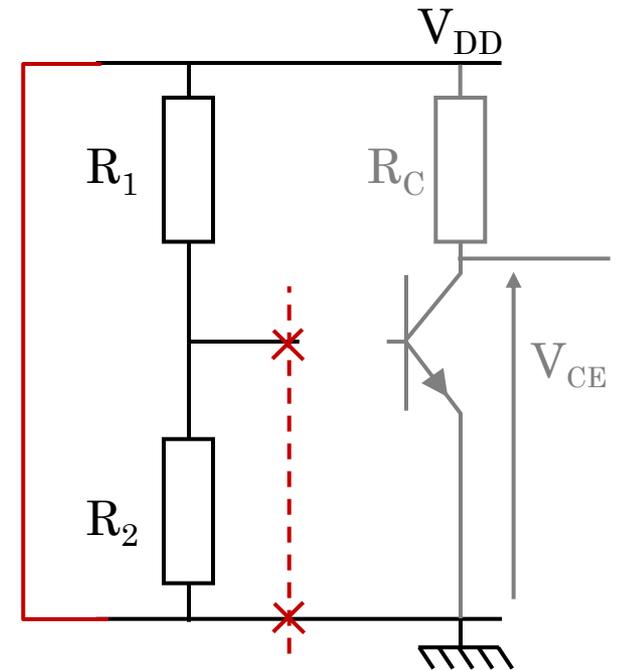


III.2. Pont de base

□ I_B : Thévenin

- On peut aussi transformer V_{DD} , R_1 et R_2 en générateur de thévenin
- On débranche la base du transistor pour éliminer le courant I_B
- Pour déterminer R_{th} , on élimine les sources (ici $V_{DD} = 0$) ce qui donne $R_1 // R_2$

$$R_{th} = \frac{R_1 \cdot R_2}{R_1 + R_2}$$

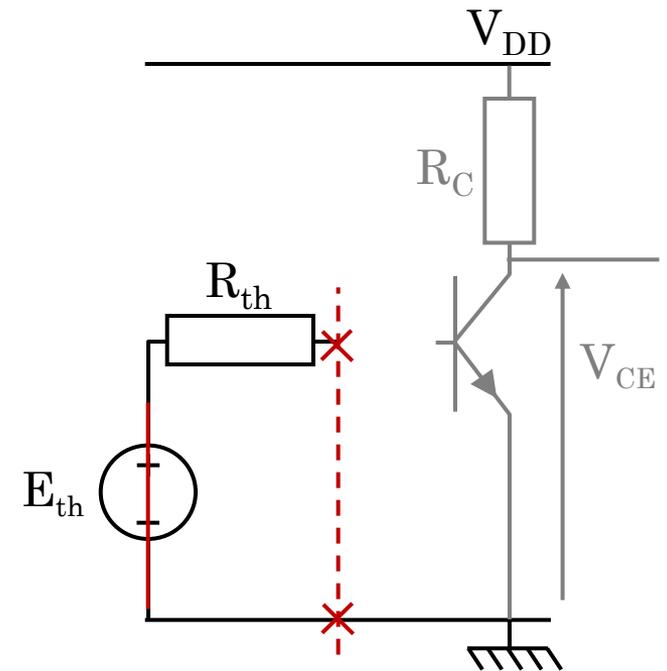


III.2. Pont de base

□ I_B : Thévenin

- On peut aussi transformer V_{DD} , R_1 et R_2 en générateur de thévenin
- On débranche la base du transistor pour éliminer le courant I_B
- Pour déterminer R_{th} , on élimine les sources (ici $V_{DD} = 0$) ce qui donne $R_1 // R_2$

$$R_{th} = \frac{R_1 \cdot R_2}{R_1 + R_2}$$



III.2. Pont de base

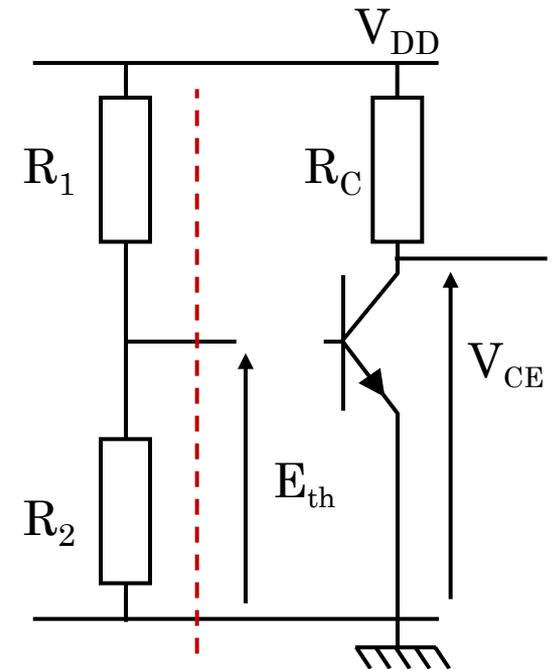
□ I_B : Thévenin

- On peut aussi transformer V_{DD} , R_1 et R_2 en générateur de thévenin
- On débranche la base du transistor pour éliminer le courant I_B
- Pour déterminer R_{th} , on élimine les sources (ici $V_{DD} = 0$) ce qui donne $R_1 // R_2$

$$R_{th} = \frac{R_1 \cdot R_2}{R_1 + R_2}$$

- On détermine alors E_{th} avec un pont diviseur de tension

$$E_{th} = \frac{R_2}{R_1 + R_2} V_{DD}$$



III.2. Pont de base

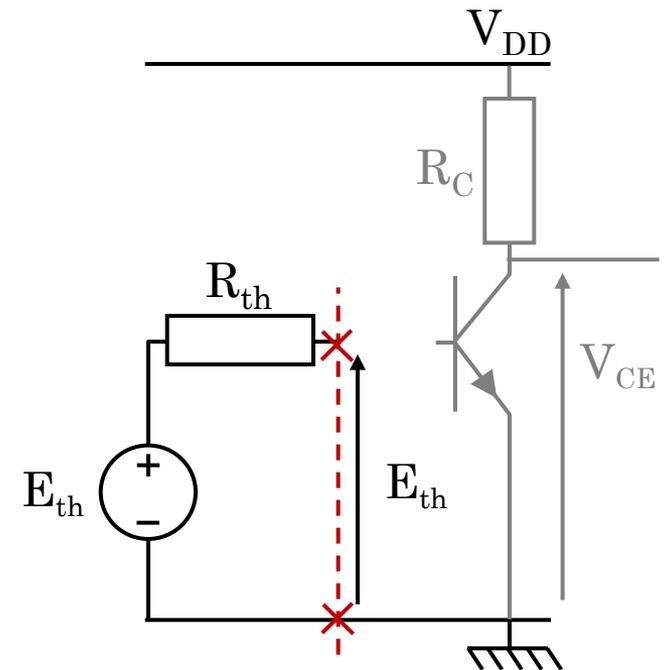
□ I_B : Thévenin

- On peut aussi transformer V_{DD} , R_1 et R_2 en générateur de thévenin
- On débranche la base du transistor pour éliminer le courant I_B
- Pour déterminer R_{th} , on élimine les sources (ici $V_{DD} = 0$) ce qui donne $R_1 // R_2$

$$R_{th} = \frac{R_1 \cdot R_2}{R_1 + R_2}$$

- On détermine alors E_{th} avec un pont diviseur de tension

$$E_{th} = \frac{R_2}{R_1 + R_2} V_{DD}$$



III.2. Pont de base

□ I_B : Thévenin

- On peut aussi transformer V_{DD} , R_1 et R_2 en générateur de thévenin
- On débranche la base du transistor pour éliminer le courant I_B
- Pour déterminer R_{th} , on élimine les sources (ici $V_{DD} = 0$) ce qui donne $R_1 // R_2$

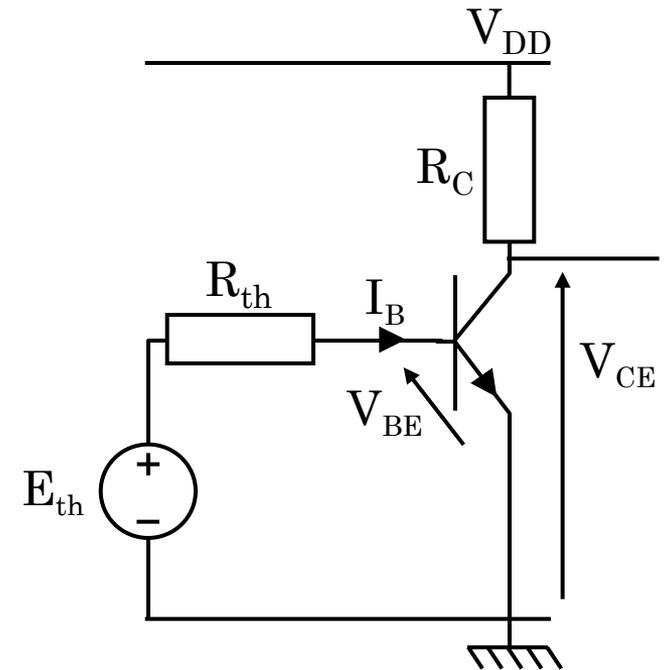
$$R_{th} = \frac{R_1 \cdot R_2}{R_1 + R_2}$$

- On détermine alors E_{th} avec un pont diviseur de tension

$$E_{th} = \frac{R_2}{R_1 + R_2} V_{DD}$$

- D'où I_B :

$$I_B = \frac{E_{th} - V_S}{R_{th} + R_S}$$



III.2. Pont de base

□ I_B : Thévenin

- On retrouve le théorème de Thévenin à partir des deux mailles en entrée :

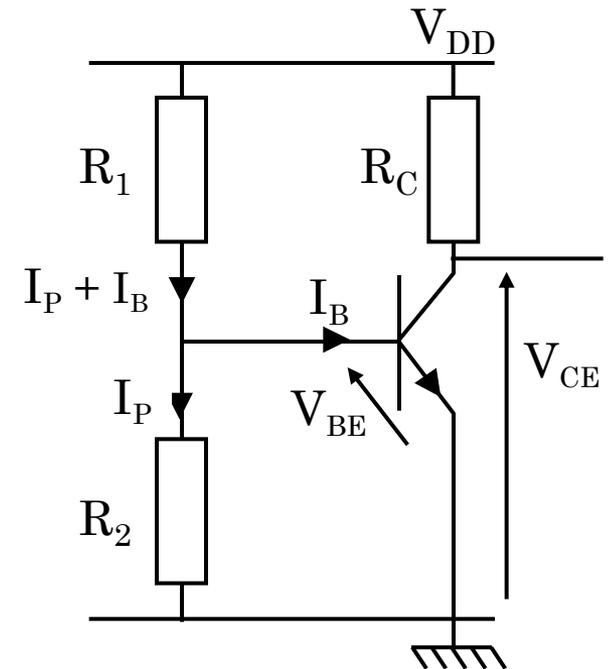
$$\begin{cases} V_{BE} = R_2 \cdot I_P \\ V_{DD} = R_1 \cdot (I_P + I_B) + V_{BE} \end{cases}$$

- On extrait I_P de la première équation que l'on reporte dans la deuxième

$$V_{DD} = R_1 \cdot \frac{V_{BE}}{R_2} + R_1 \cdot I_B + V_{BE}$$

- Qui s'écrit aussi en regroupant les V_{BE}

$$V_{DD} = R_1 \cdot I_B + \left(\frac{R_1 + R_2}{R_2} \right) V_{BE}$$



III.2. Pont de base

□ I_B : Thévenin

- On retrouve le théorème de Thévenin à partir des deux mailles en entrée :

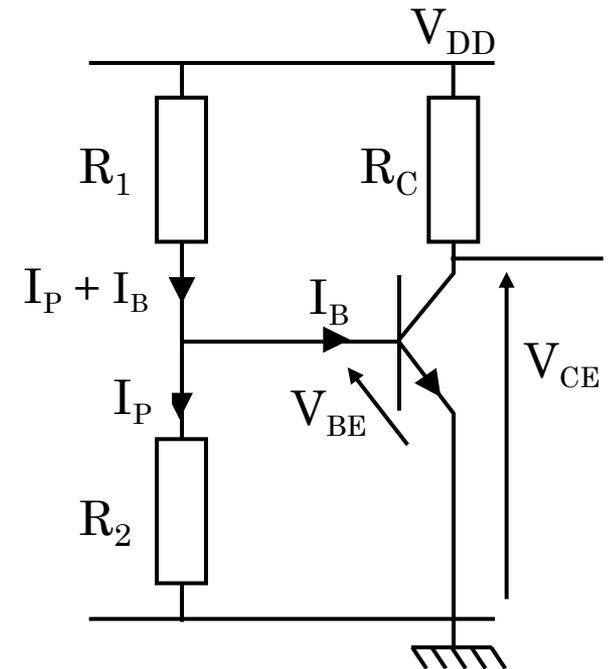
$$\begin{cases} V_{BE} = R_2 \cdot I_P \\ V_{DD} = R_1 \cdot (I_P + I_B) + V_{BE} \end{cases}$$

- On extrait I_P de la première équation que l'on reporte dans la deuxième

$$V_{DD} = R_1 \cdot \frac{V_{BE}}{R_2} + R_1 \cdot I_B + V_{BE}$$

- Qui s'écrit aussi en regroupant les V_{BE}

$$\underbrace{\frac{R_2}{R_1 + R_2} V_{DD}}_{E_{th}} = \underbrace{\frac{R_1 \cdot R_2}{R_1 + R_2}}_{R_{th}} \cdot I_B + V_{BE}$$



III.3. Résistance d'émetteur

- Dans la résistance R_E il passe le courant I_E donc les courants I_B et I_C

- La maille en entrée s'écrit :

$$\begin{cases} E_{th} = R_{th}.I_B + V_S + R_S.I_B + R_E.(I_B + I_C) \\ E_{th} = R_{th}.I_B + V_S + R_S.I_B + R_E.(1 + \beta).I_B \end{cases}$$

- On trouve le courant I_B

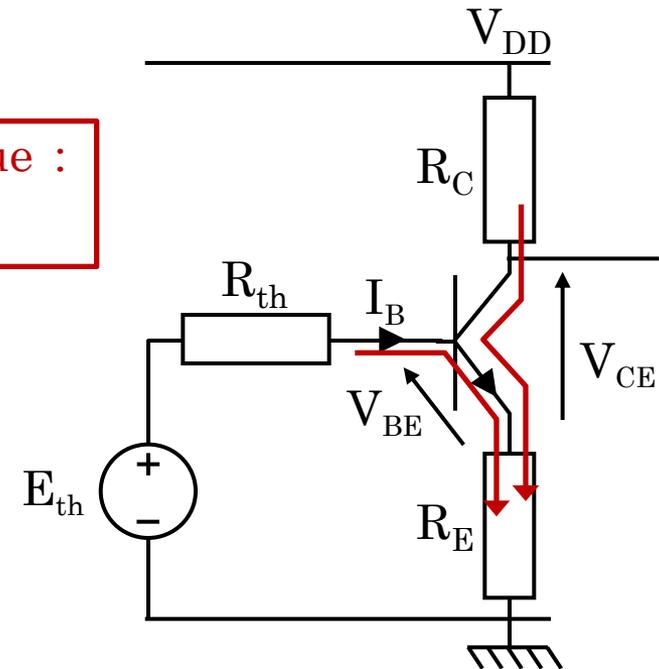
$$I_B = \frac{E_{th} - V_S}{R_{th} + R_S + (1 + \beta)R_E}$$

Erreur classique :
oublie du β

- Vu de l'entrée (donc de I_B), la résistance R_E est multipliée par $(1 + \beta)$

- En fonction de la valeur de β on peut écrire :

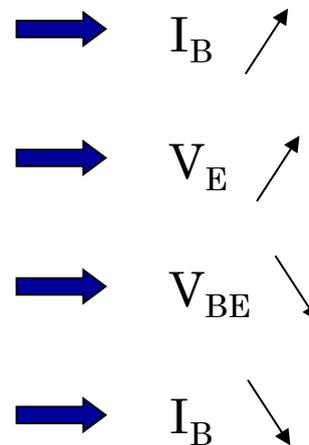
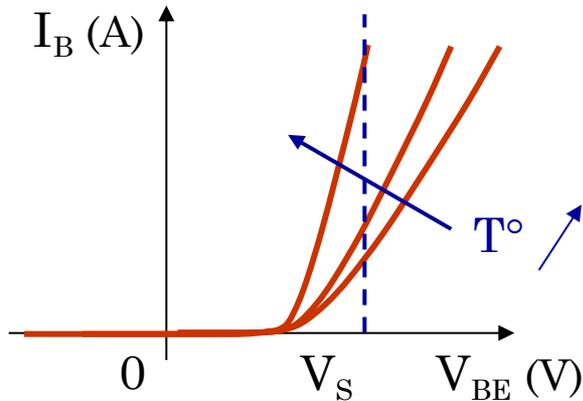
$$(1 + \beta)R_E \approx \beta.R_E$$



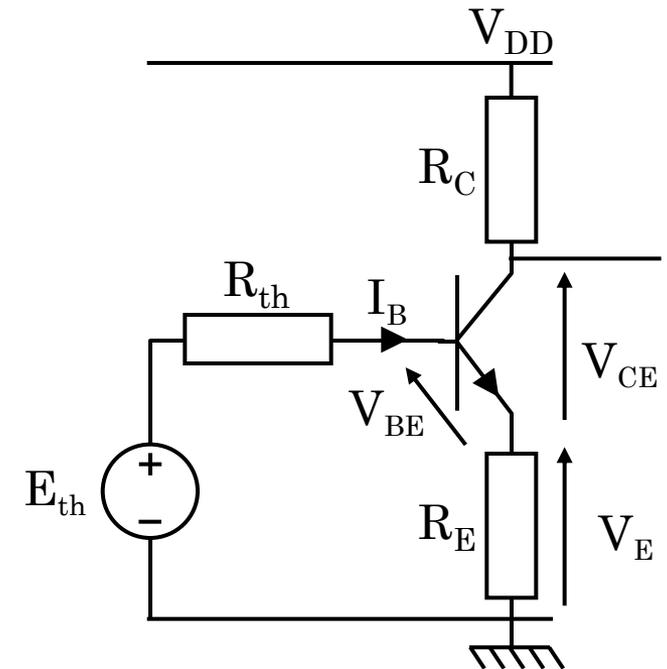
III.3. Résistance d'émetteur

- La présence de R_E permet une régulation thermique du transistor
- En fonctionnement, le transistor chauffe à cause de la circulation du courant ce qui augmente la valeur du courant qui engendre une augmentation de la température etc ...

- En présence de R_E : $T^\circ \nearrow \Rightarrow I_B \nearrow$



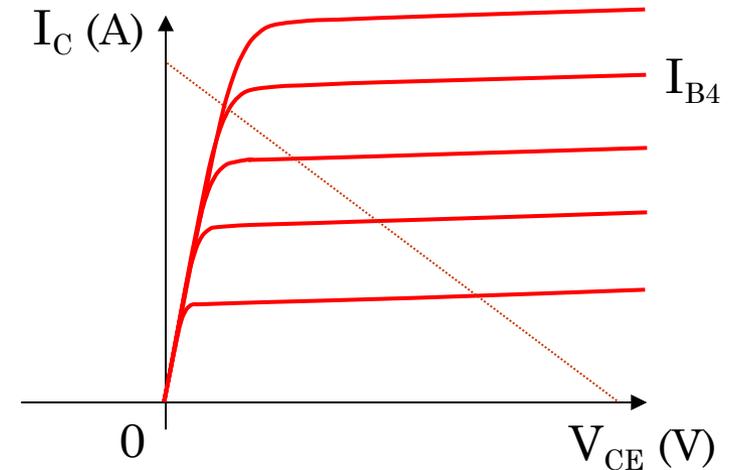
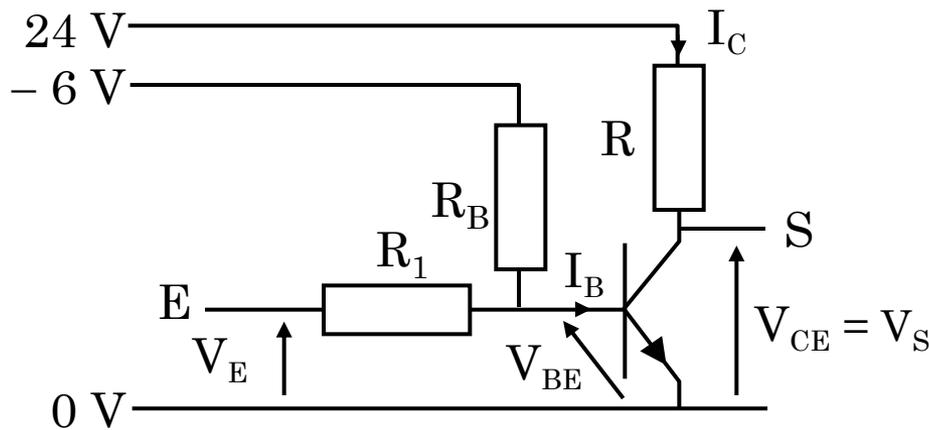
- Si la présence de R_E n'est pas suffisante, il faut ajouter un radiateur sur le transistor.



IV.1. L'inverseur

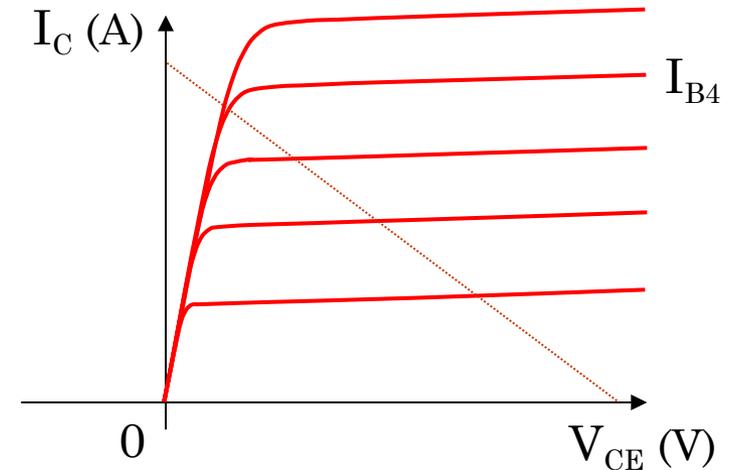
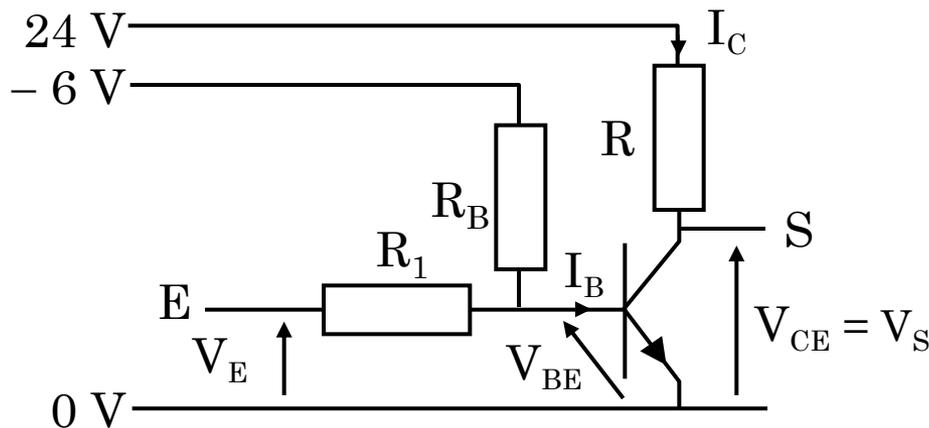
- La loi des mailles dans la boucle de sortie donne : $V_{CE} = V_S = 24 - R \cdot I_C$

- On obtient alors la droite de charge : $I_C = \frac{24}{R} - \frac{V_{CE}}{R}$



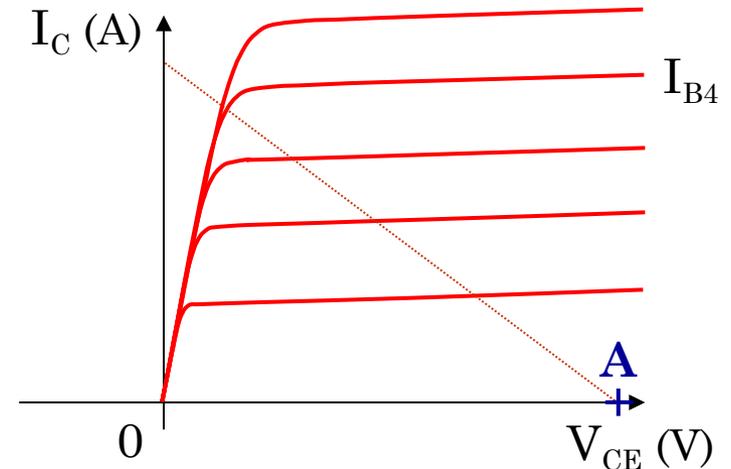
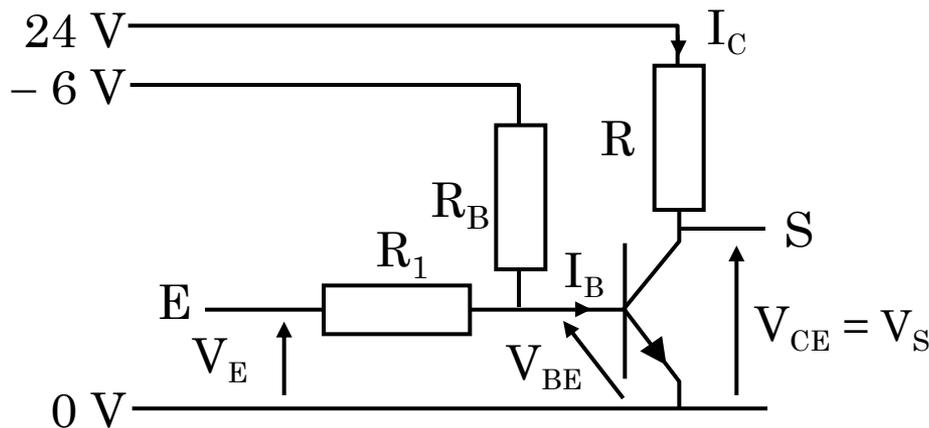
IV.1. L'inverseur

- La loi des mailles dans la boucle de sortie donne : $V_{CE} = V_S = 24 - R \cdot I_C$
- On obtient alors la droite de charge : $I_C = \frac{24}{R} - \frac{V_{CE}}{R}$
- Si $V_E = 0 \text{ V}$: V_{BE} est



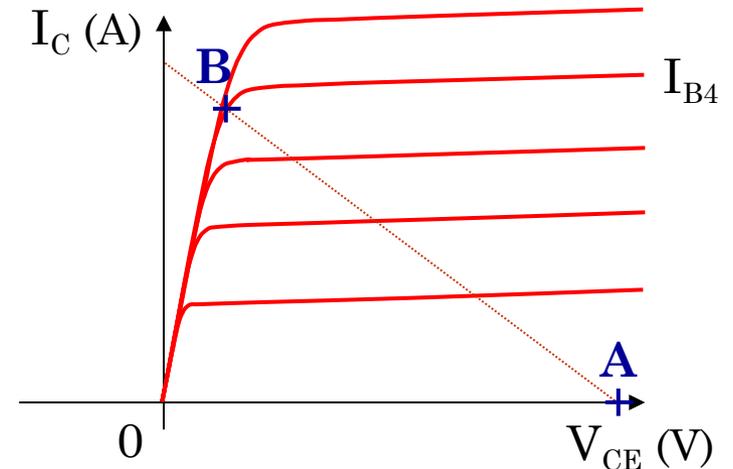
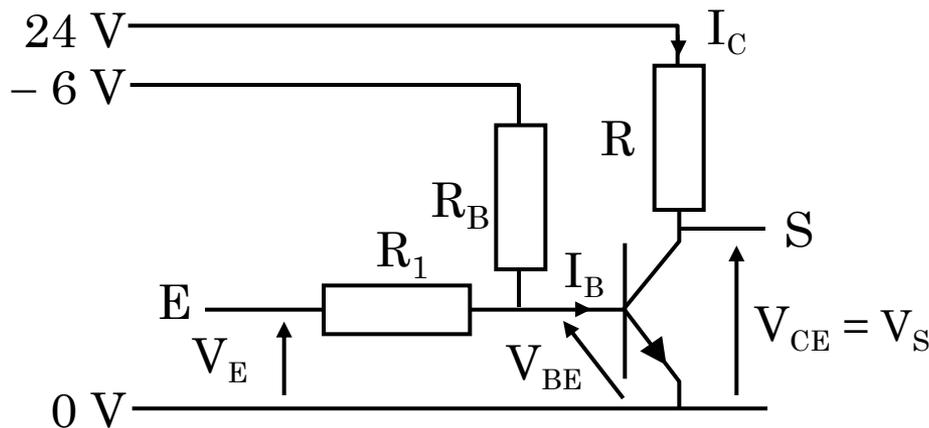
IV.1. L'inverseur

- La loi des mailles dans la boucle de sortie donne : $V_{CE} = V_S = 24 - R \cdot I_C$
- On obtient alors la droite de charge : $I_C = \frac{24}{R} - \frac{V_{CE}}{R}$
- Si $V_E = 0 \text{ V}$: V_{BE} est négatif (transistor bloqué) et $I_C = 0$ soit $V_S = 24 \text{ V}$
- Si $V_E = 24 \text{ V}$: V_{BE}



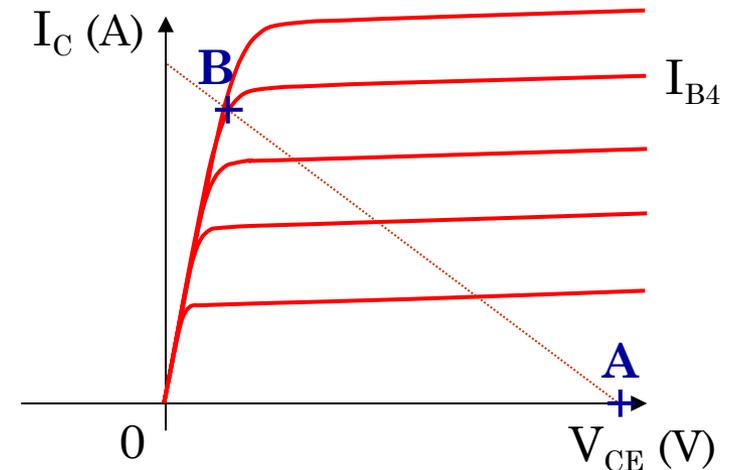
IV.1. L'inverseur

- La loi des mailles dans la boucle de sortie donne : $V_{CE} = V_S = 24 - R \cdot I_C$
- On obtient alors la droite de charge : $I_C = \frac{24}{R} - \frac{V_{CE}}{R}$
- Si $V_E = 0 \text{ V}$: V_{BE} est négatif (transistor bloqué) et $I_C = 0$ soit $V_S = 24 \text{ V}$
- Si $V_E = 24 \text{ V}$: $V_{BE} > 0$ (transistor passant) et $I_B = I_{B4}$ donc $V_S \approx V_{CEsat} \approx 0 \text{ V}$



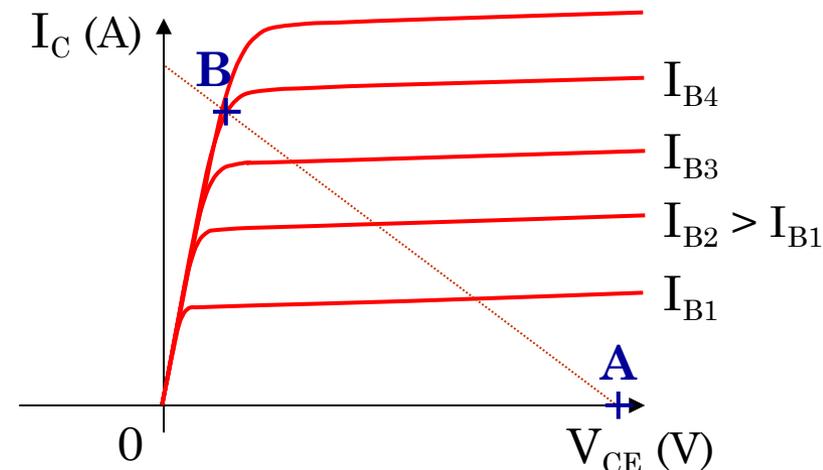
IV.1. L'inverseur

- La loi des mailles dans la boucle de sortie donne : $V_{CE} = V_S = 24 - R \cdot I_C$
- On obtient alors la droite de charge : $I_C = \frac{24}{R} - \frac{V_{CE}}{R}$
- Si $V_E = 0 \text{ V}$: V_{BE} est négatif (transistor bloqué) et $I_C = 0$ soit $V_S = 24 \text{ V}$
- Si $V_E = 24 \text{ V}$: $V_{BE} > 0$ (transistor passant) et $I_B = I_{B4}$ donc $V_S \approx V_{CEsat} \approx 0 \text{ V}$



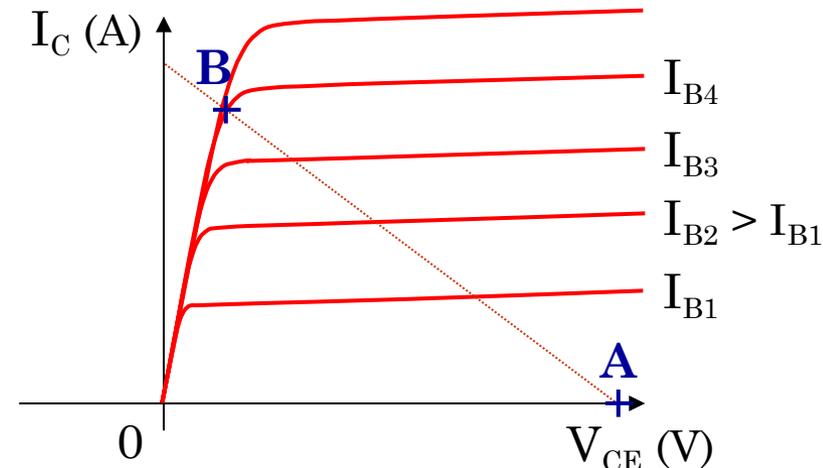
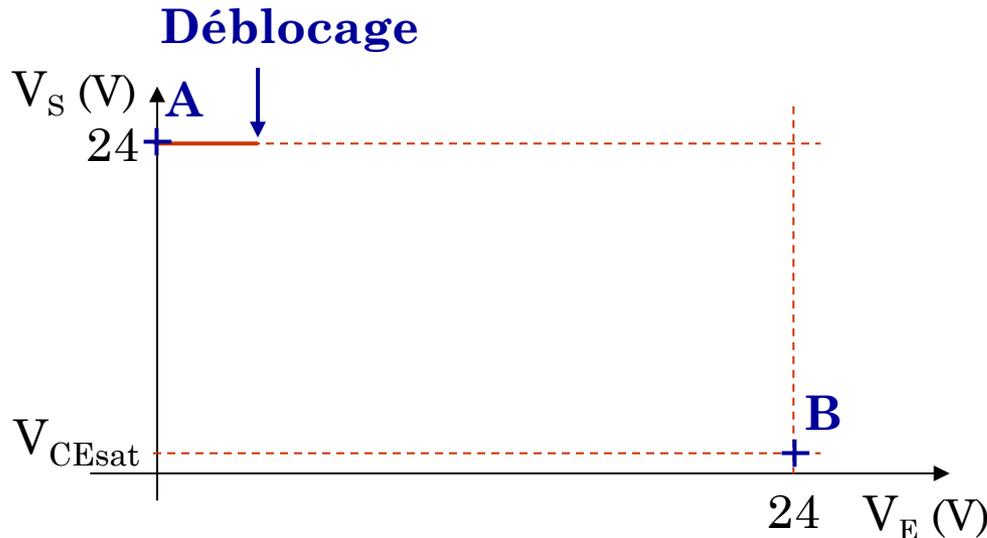
IV.1. L'inverseur

- La loi des mailles dans la boucle de sortie donne : $V_{CE} = V_S = 24 - R \cdot I_C$
- On obtient alors la droite de charge : $I_C = \frac{24}{R} - \frac{V_{CE}}{R}$
- On trace maintenant la caractéristique $V_S(V_E)$ de l'inverseur.



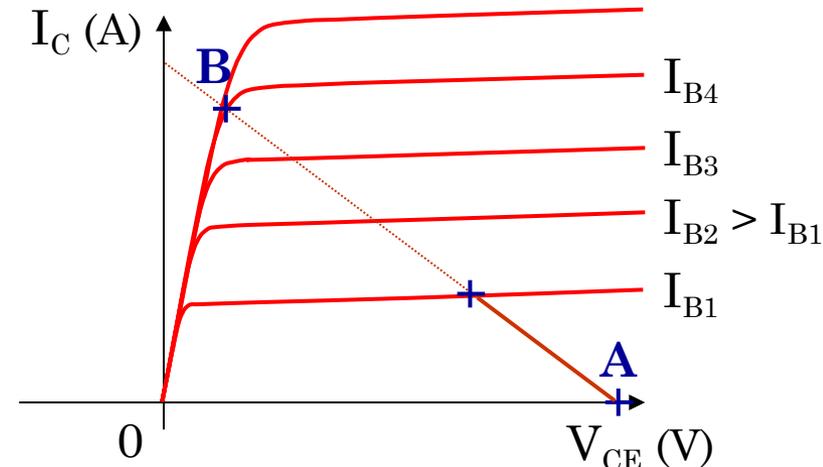
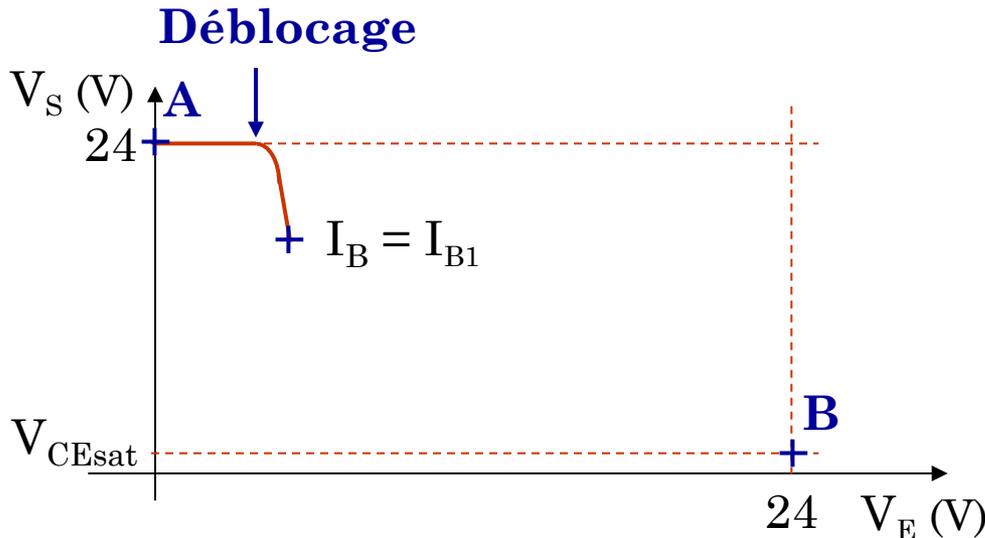
IV.1. L'inverseur

- La loi des mailles dans la boucle de sortie donne : $V_{CE} = V_S = 24 - R \cdot I_C$
- On obtient alors la droite de charge : $I_C = \frac{24}{R} - \frac{V_{CE}}{R}$
- On trace maintenant la caractéristique $V_S(V_E)$ de l'inverseur.



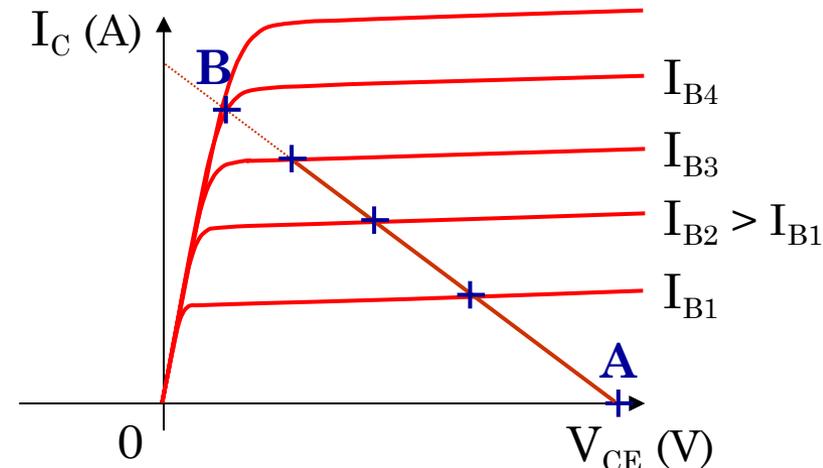
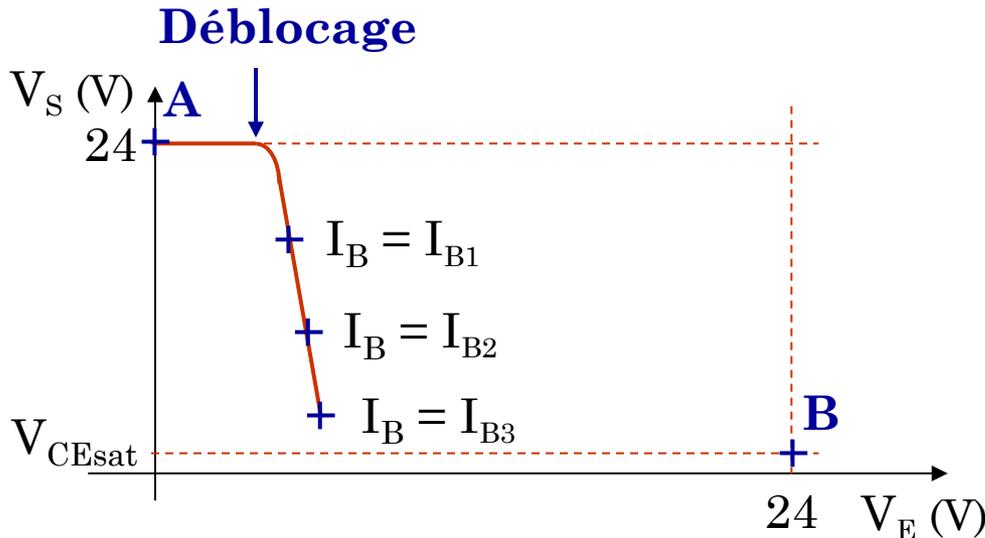
IV.1. L'inverseur

- La loi des mailles dans la boucle de sortie donne : $V_{CE} = V_S = 24 - R \cdot I_C$
- On obtient alors la droite de charge : $I_C = \frac{24}{R} - \frac{V_{CE}}{R}$
- On trace maintenant la caractéristique $V_S(V_E)$ de l'inverseur.



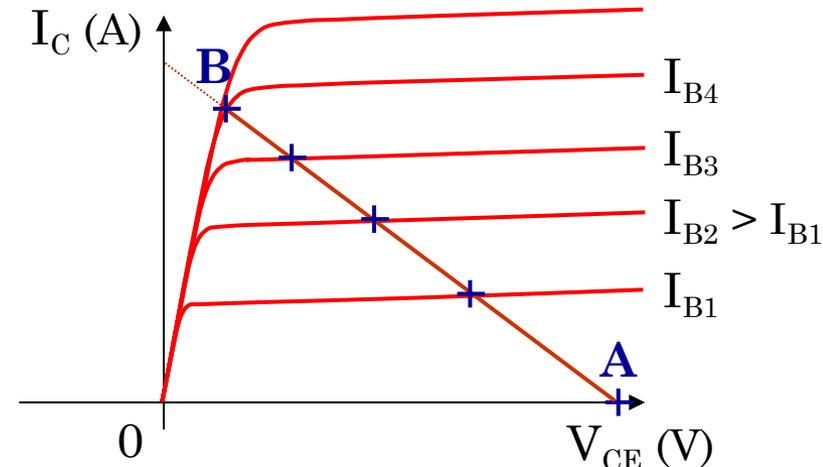
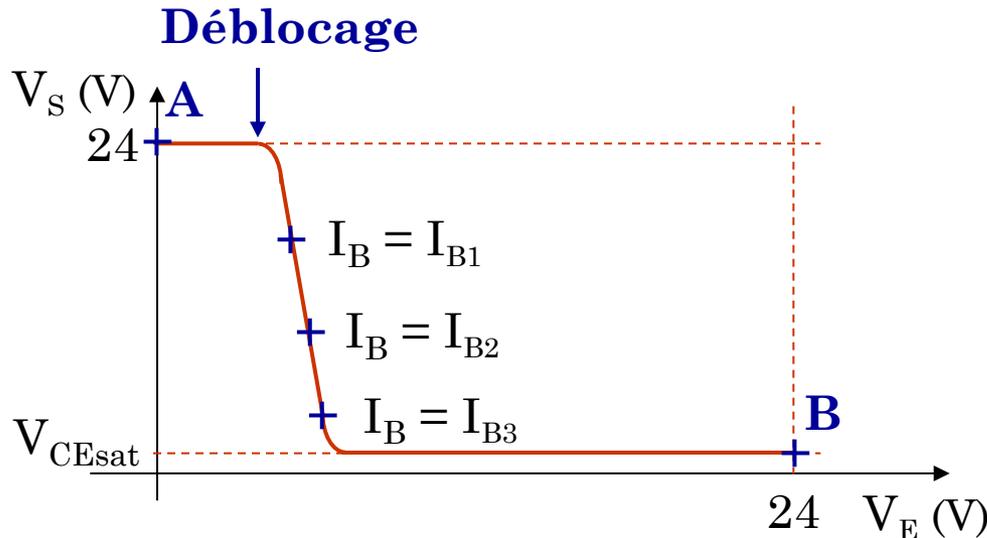
IV.1. L'inverseur

- La loi des mailles dans la boucle de sortie donne : $V_{CE} = V_S = 24 - R \cdot I_C$
- On obtient alors la droite de charge : $I_C = \frac{24}{R} - \frac{V_{CE}}{R}$
- On trace maintenant la caractéristique $V_S(V_E)$ de l'inverseur.



IV.1. L'inverseur

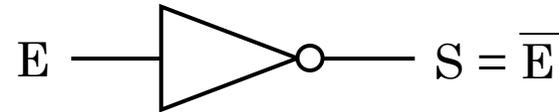
- La loi des mailles dans la boucle de sortie donne : $V_{CE} = V_S = 24 - R \cdot I_C$
- On obtient alors la droite de charge : $I_C = \frac{24}{R} - \frac{V_{CE}}{R}$
- On trace maintenant la caractéristique $V_S(V_E)$ de l'inverseur.



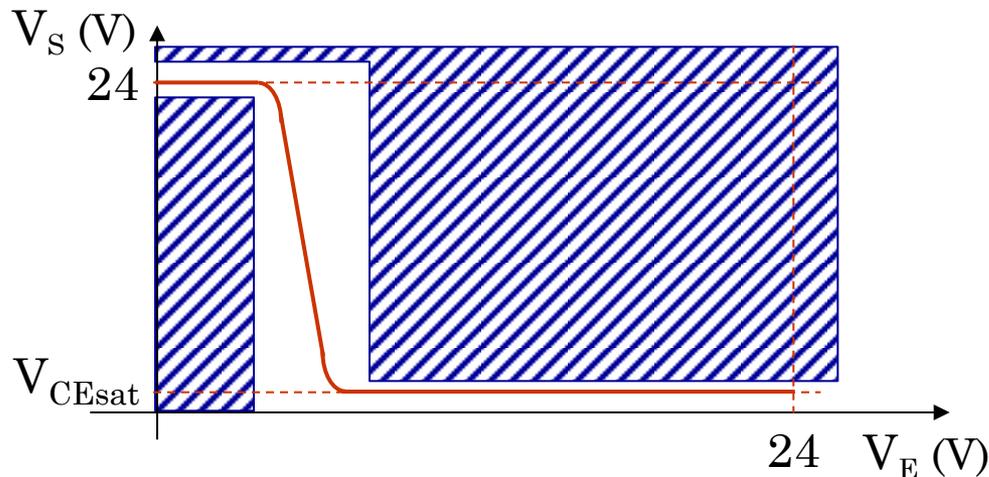
IV.1. L'inverseur

- Table de vérité et symbole logique :

E	S
0	1
1	0

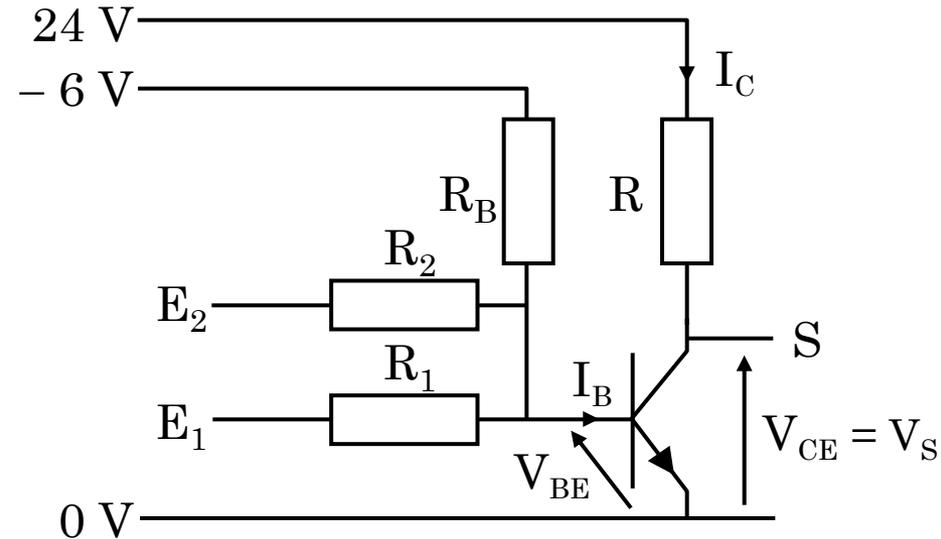


- En pratique on définit un gabarit pour l'inverseur

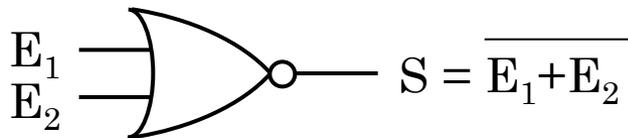


IV.2. La fonction NI (NON-OU, NOR)

- Schéma électrique d'une porte NI :



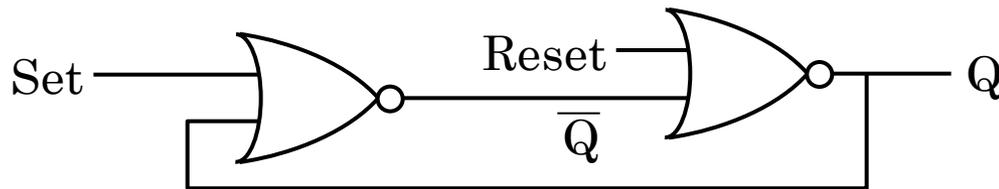
- Table de vérité et symbole logique :



E_2	E_1	S
0	0	1
0	1	0
1	0	0
1	1	0

IV.3. La fonction mémoire à deux portes NI

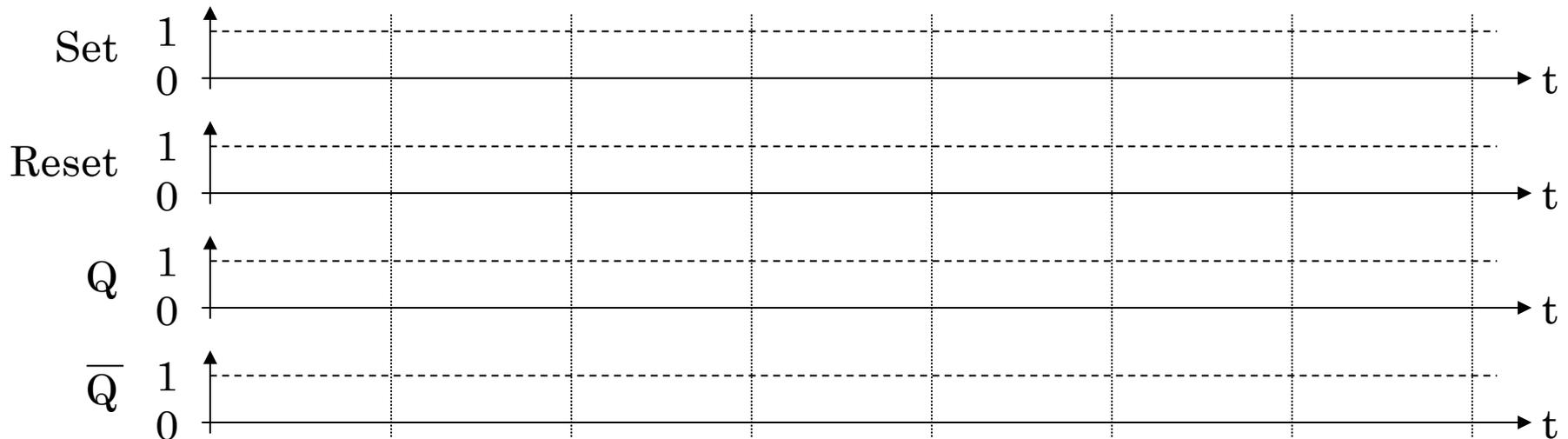
- Le but est de stocker l'information 1 ou 0.
- Schéma logique de la mémoire :



- Table de vérité :

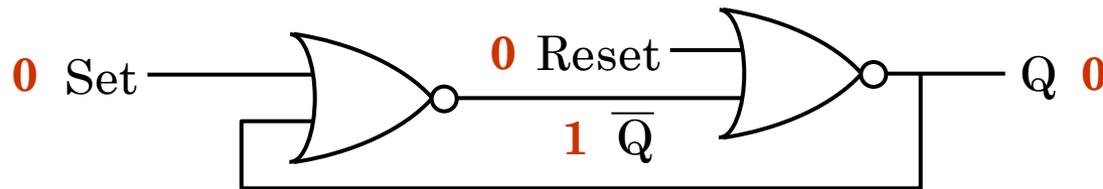
Set	Reset	Q	\bar{Q}

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

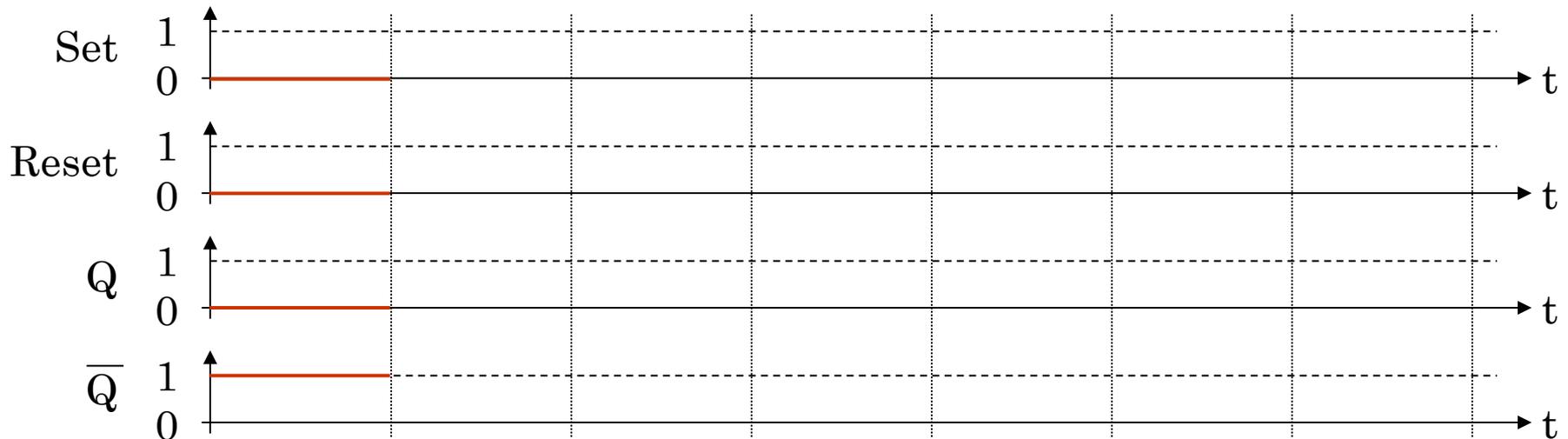
- On pose un état initial de la mémoire



- Table de vérité :

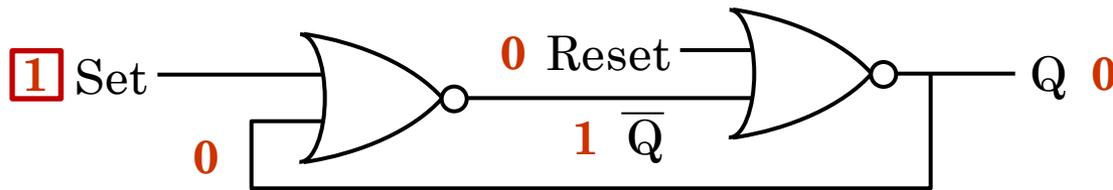
Set	Reset	Q	\bar{Q}
0	0	0	1

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

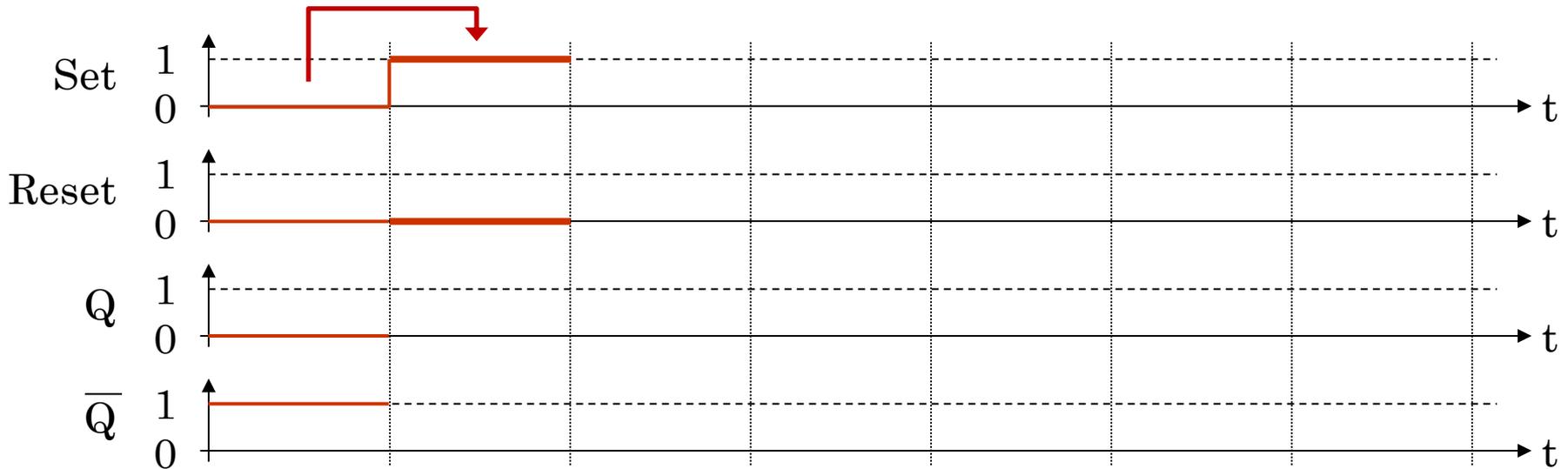
- On met Set à 1 pour stocker l'information 1



- Table de vérité :

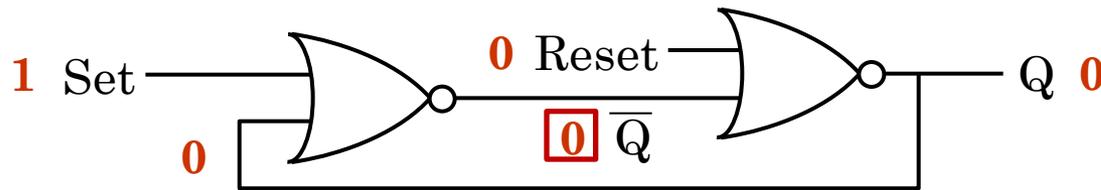
Set	Reset	Q	\bar{Q}
0	0	0	1
1	0		

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

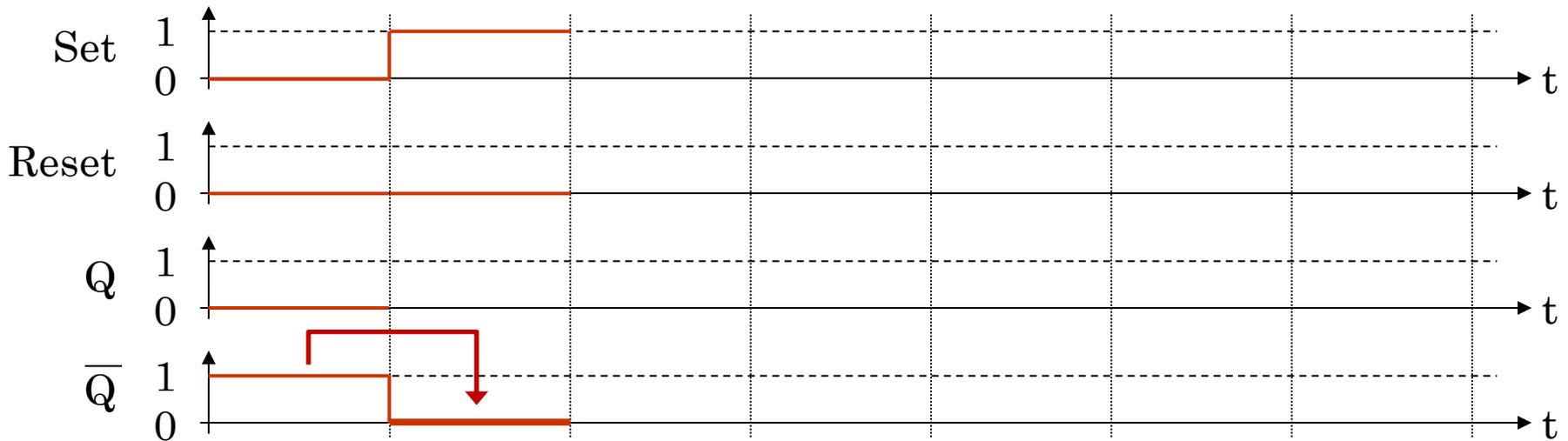
- On met Set à 1 pour stocker l'information 1



- Table de vérité :

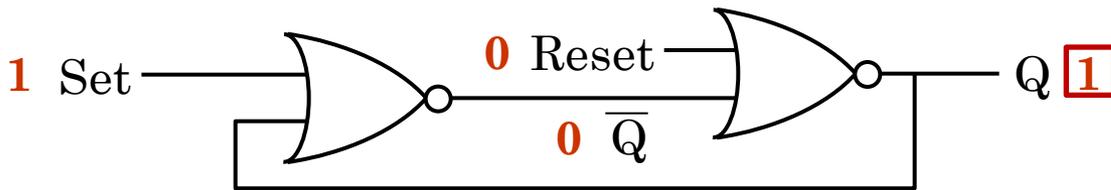
Set	Reset	Q	\bar{Q}
0	0	0	1
1	0		0

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

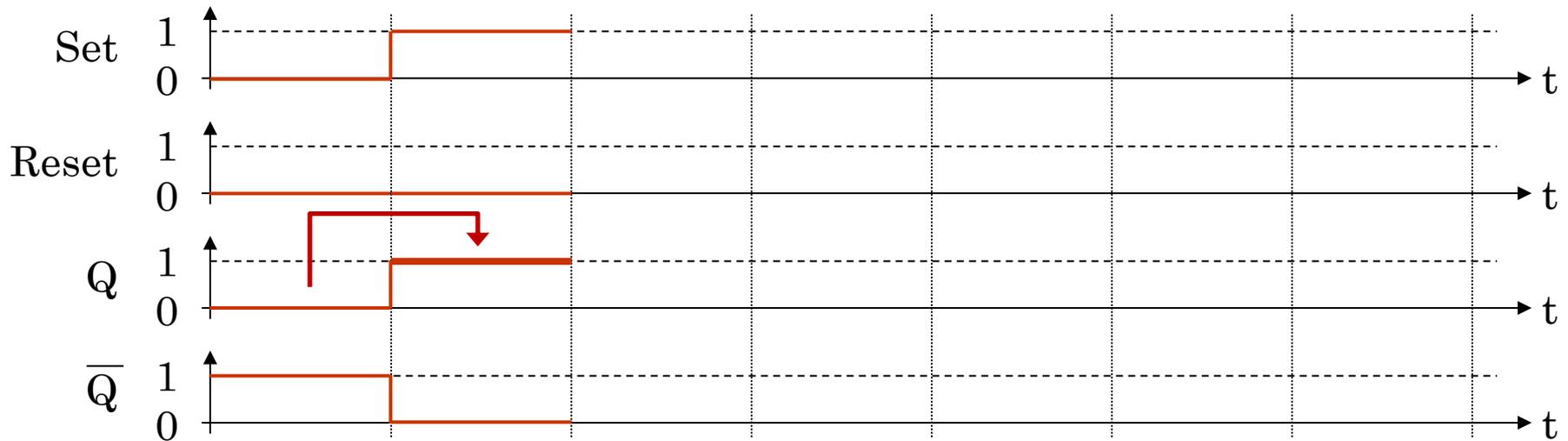
- On met Set à 1 pour stocker l'information 1



- Table de vérité :

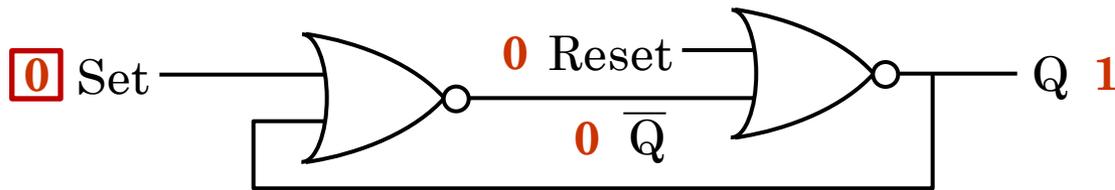
Set	Reset	Q	\bar{Q}
0	0	0	1
1	0	1	0

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

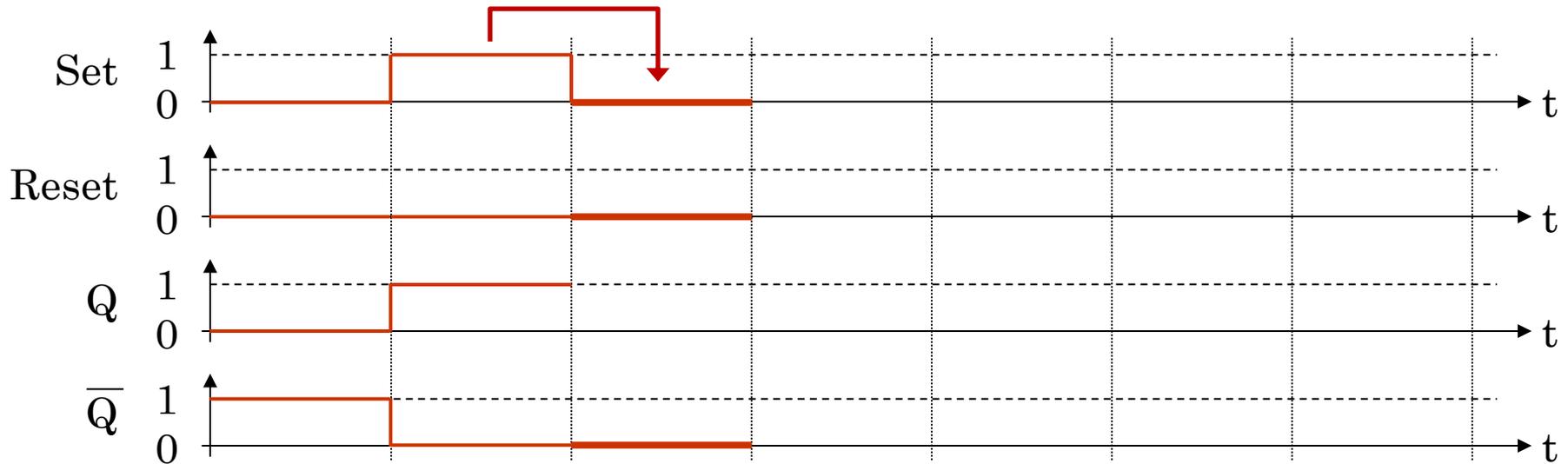
- On met Set à 1 pour stocker l'information 1
- Lorsque Set revient à 0, Q reste à 1



- Table de vérité :

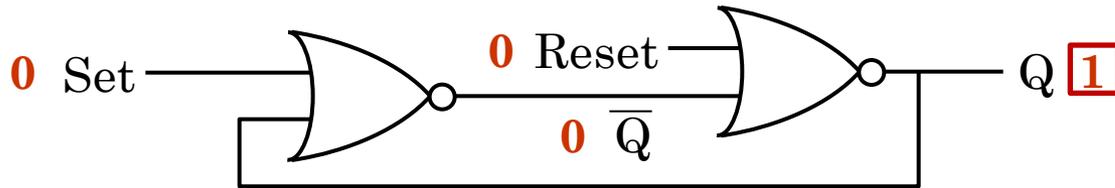
Set	Reset	Q	\bar{Q}
0	0	0	1
1	0	1	0
0	0		0

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

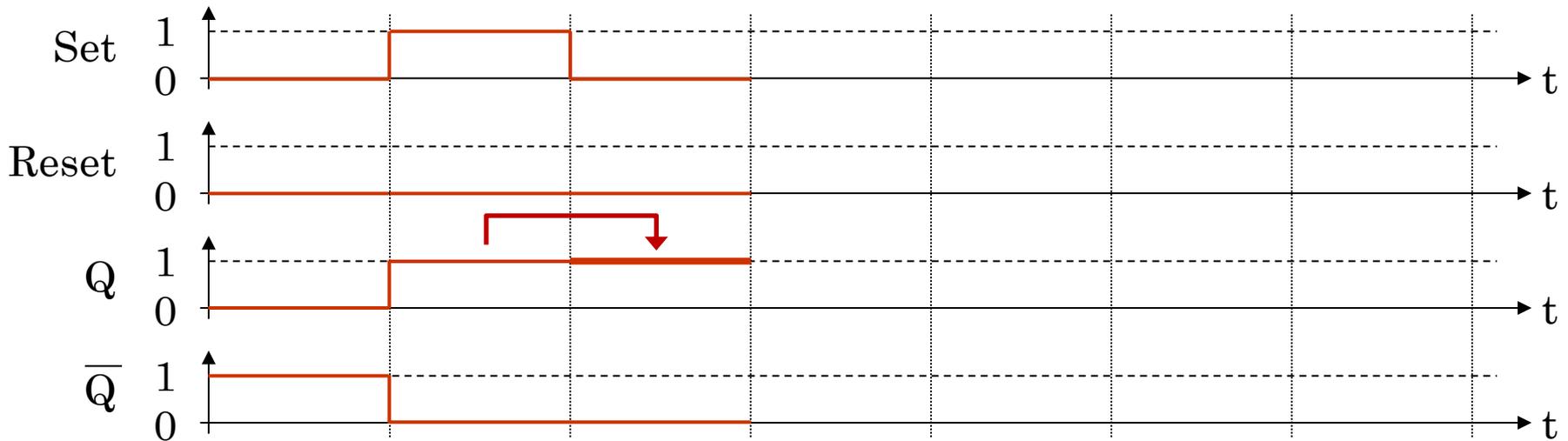
- On met Set à 1 pour stocker l'information 1
- Lorsque Set revient à 0, Q reste à 1



- Table de vérité :

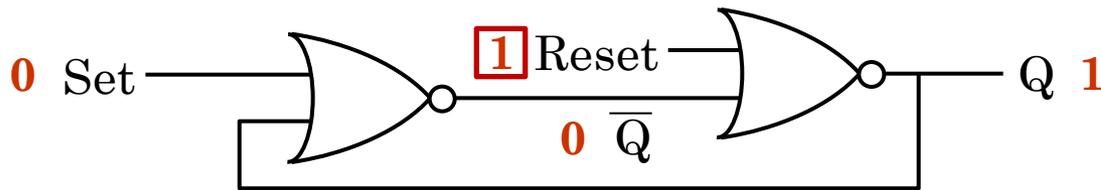
Set	Reset	Q	\bar{Q}
0	0	0	1
1	0	1	0
0	0	1	0

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

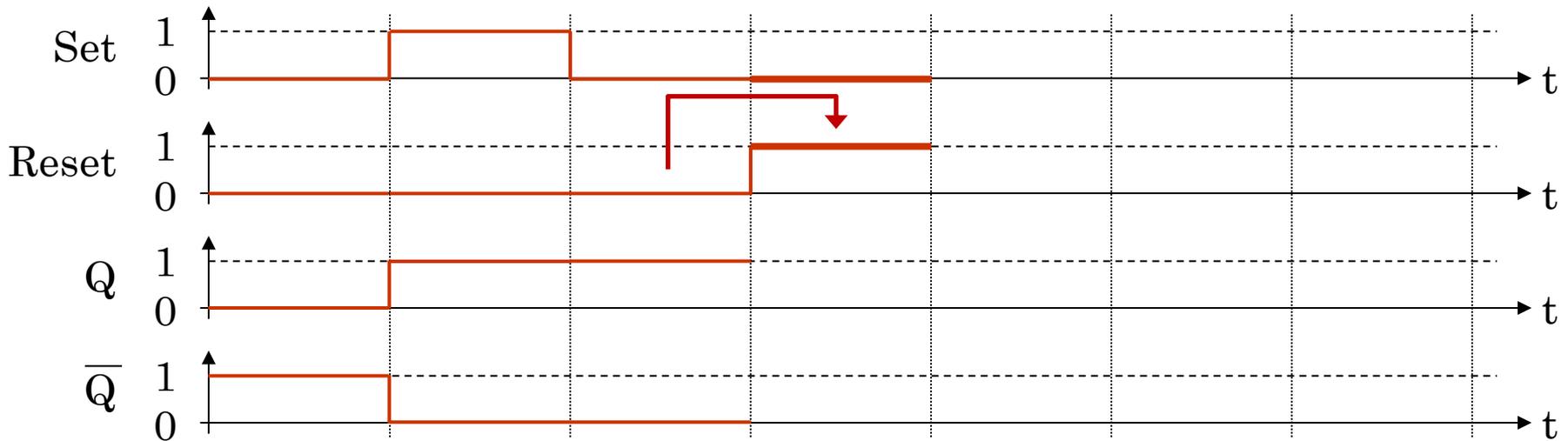
- On met Reset à 1 pour stocker l'information 0



- Table de vérité :

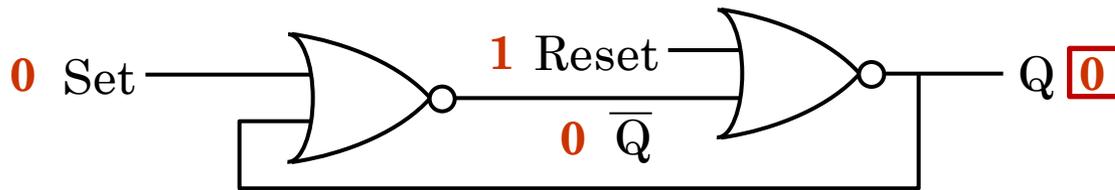
Set	Reset	Q	\bar{Q}
0	0	0	1
1	0	1	0
0	0	1	0
0	1		

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

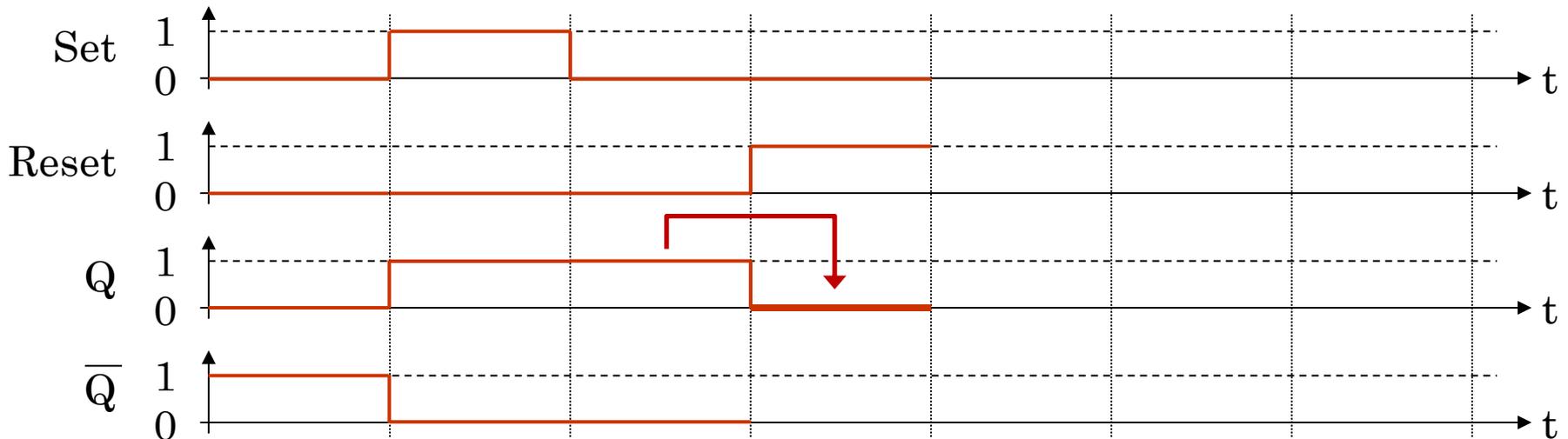
- On met Reset à 1 pour stocker l'information 0



- Table de vérité :

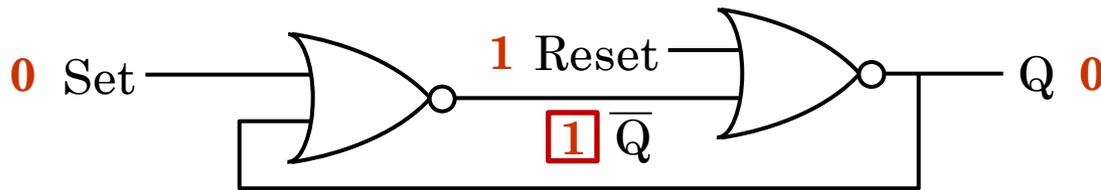
Set	Reset	Q	\bar{Q}
0	0	0	1
1	0	1	0
0	0	1	0
0	1	0	

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

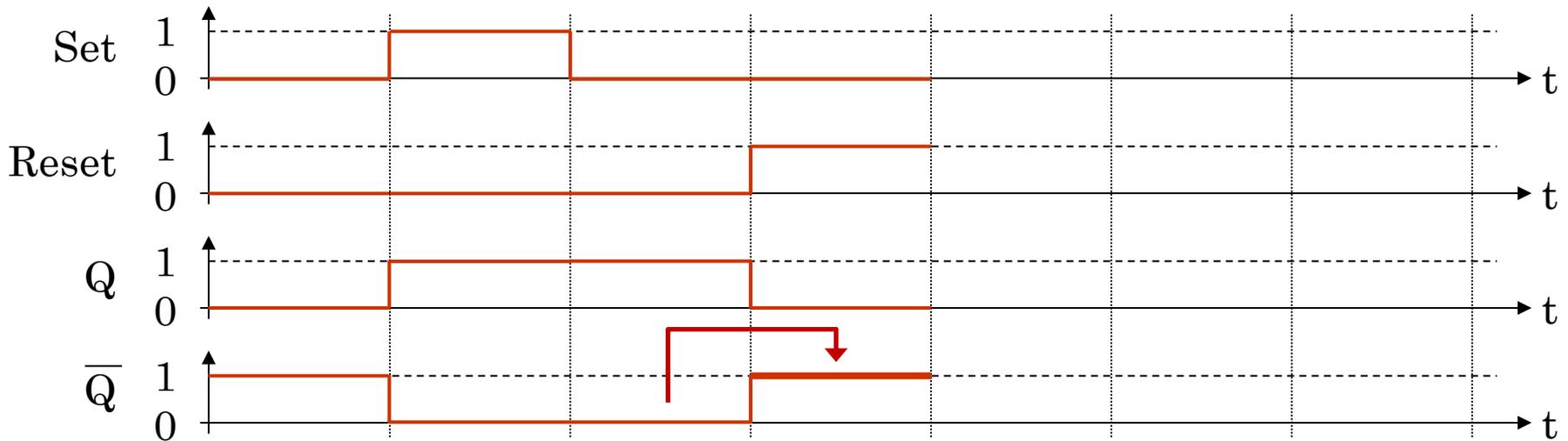
- On met Reset à 1 pour stocker l'information 0



- Table de vérité :

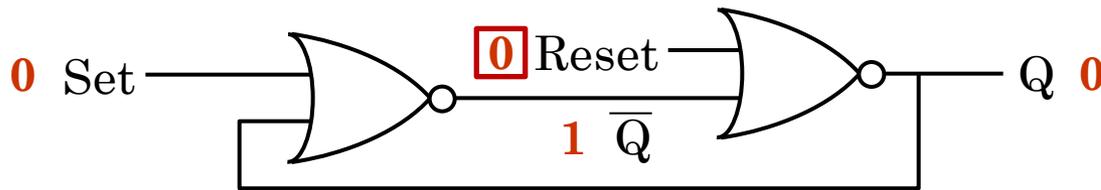
Set	Reset	Q	\bar{Q}
0	0	0	1
1	0	1	0
0	0	1	0
0	1	0	1

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

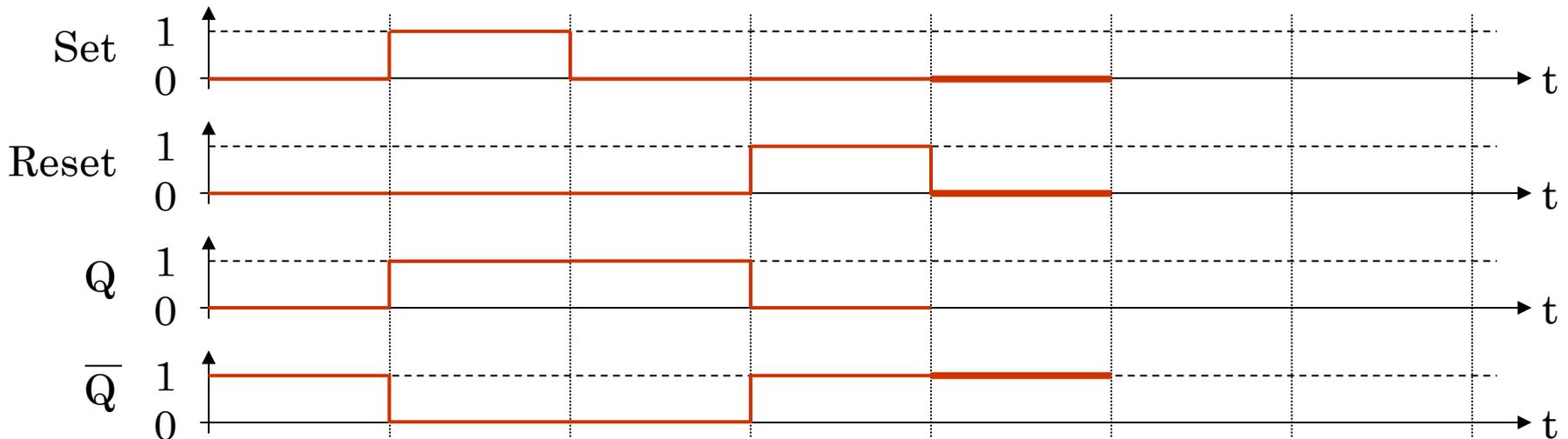
- On met Reset à 1 pour stocker l'information 0
- Lorsque Reset revient à 0, Q reste à 0



- Table de vérité :

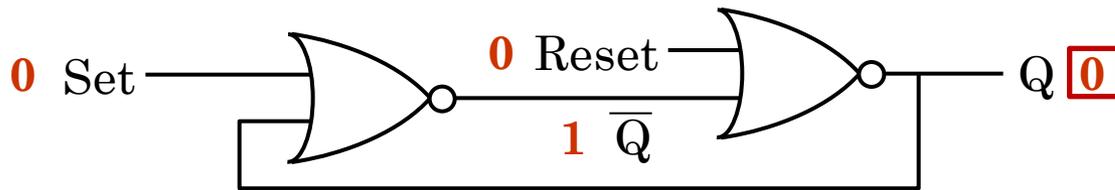
Set	Reset	Q	\bar{Q}
0	0	0	1
1	0	1	0
0	0	1	0
0	1	0	1
0	0	0	1

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

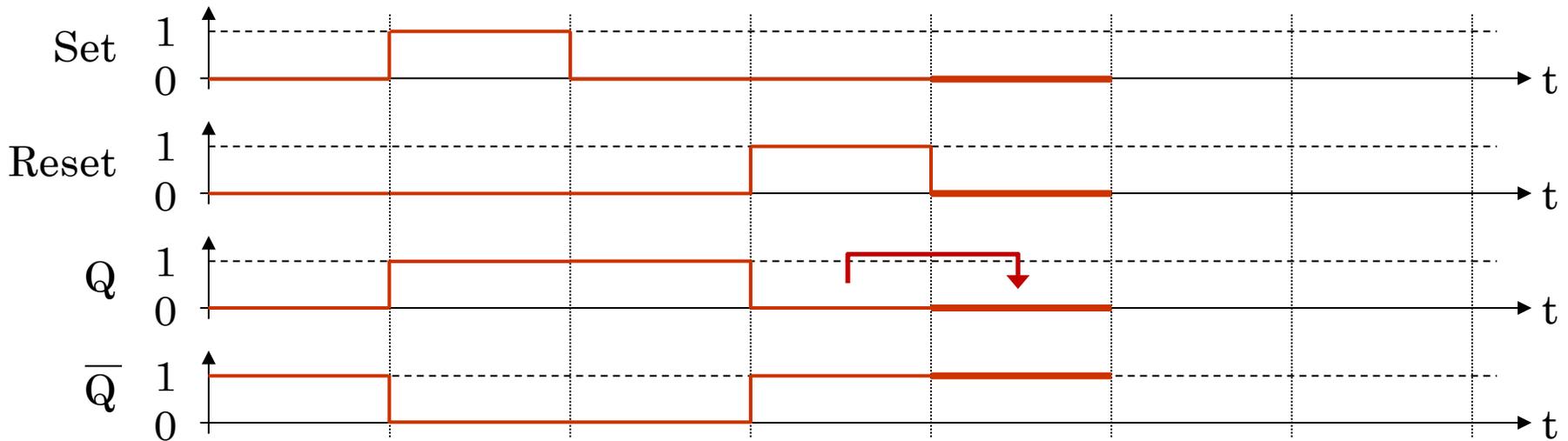
- On met Reset à 1 pour stocker l'information 0
- Lorsque Reset revient à 0, Q reste à 0



- Table de vérité :

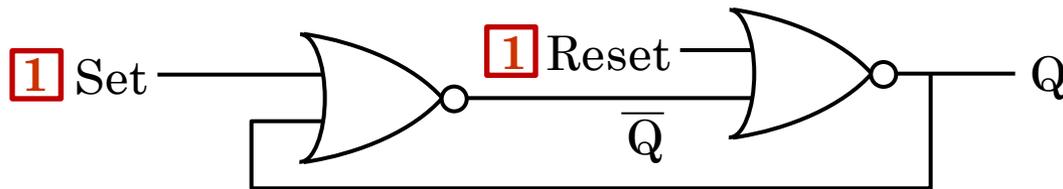
Set	Reset	Q	\bar{Q}
0	0	0	1
1	0	1	0
0	0	1	0
0	1	0	1
0	0	0	1

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

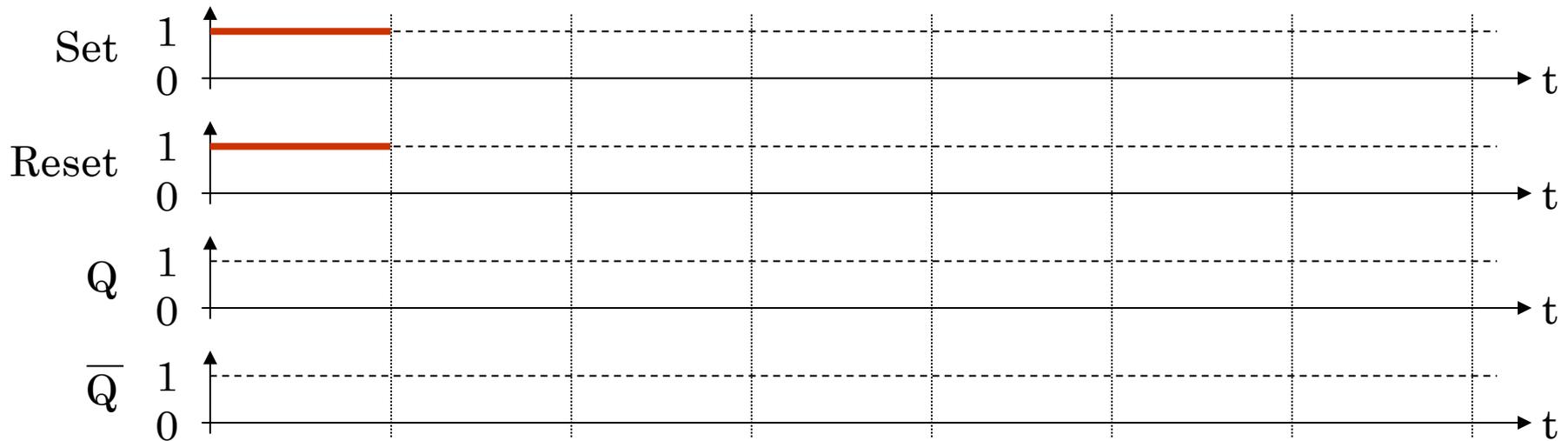
- Il existe un état interdit avec $\text{Set} = \text{Reset} = 1$



- Table de vérité :

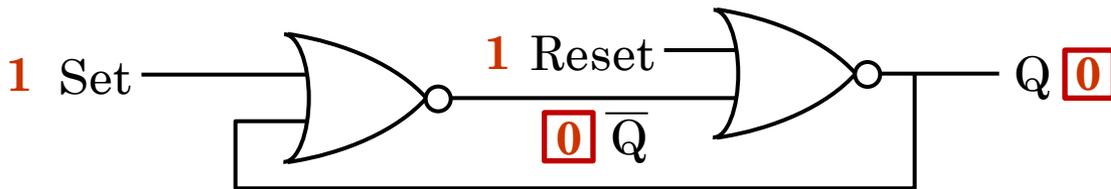
Set	Reset	Q	\bar{Q}
1	1		

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

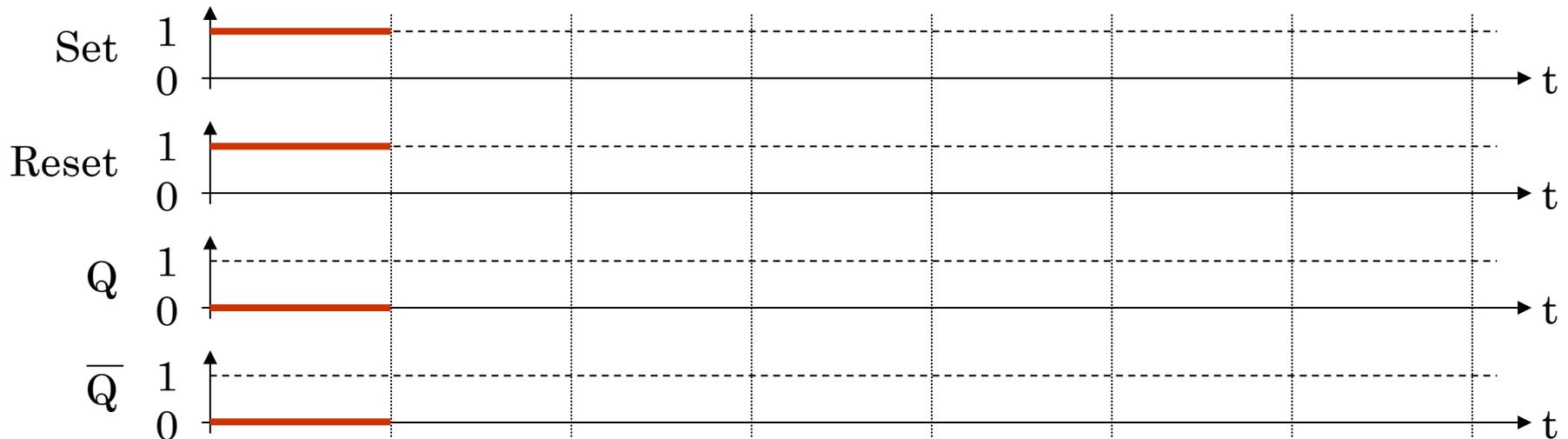
- Il existe un état interdit avec $\text{Set} = \text{Reset} = 1$
- Les sorties sont à 0



- Table de vérité :

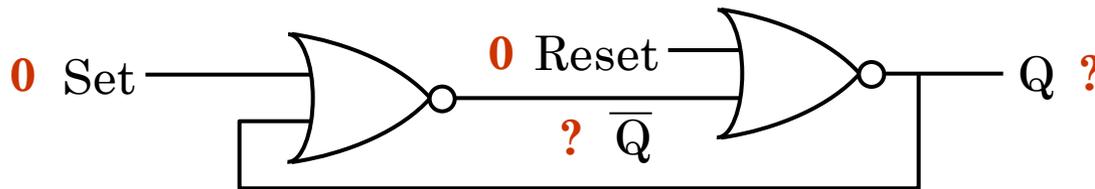
Set	Reset	Q	\bar{Q}
1	1	0	0

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

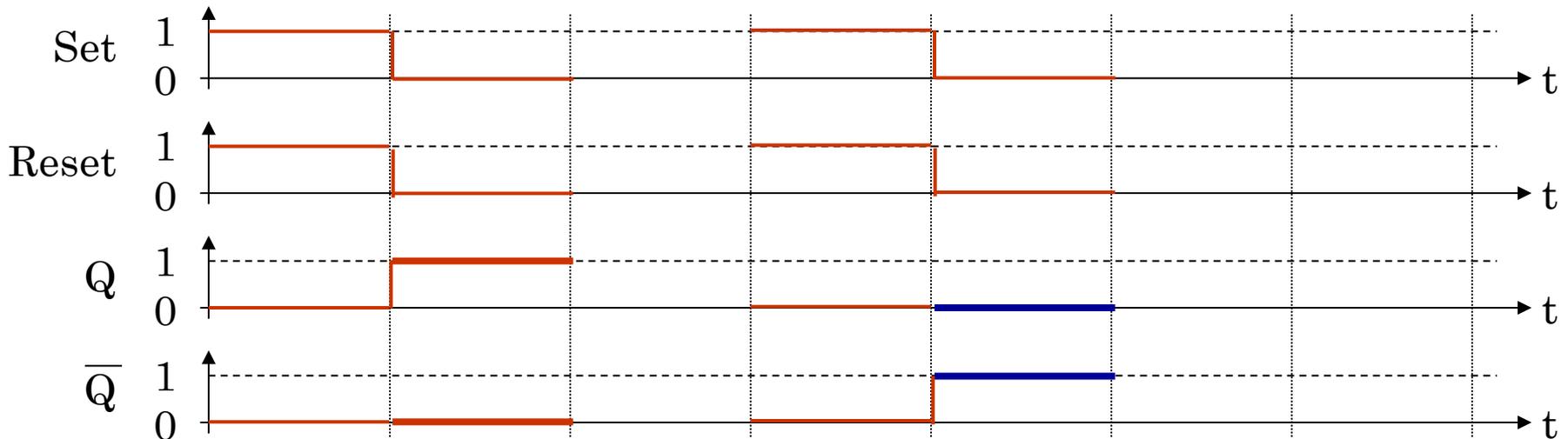
- Si les 2 entrées passent simultanément à 0 les sorties sont indéterminées
- Elles dépendent de la rapidité de chaque porte



- Table de vérité :

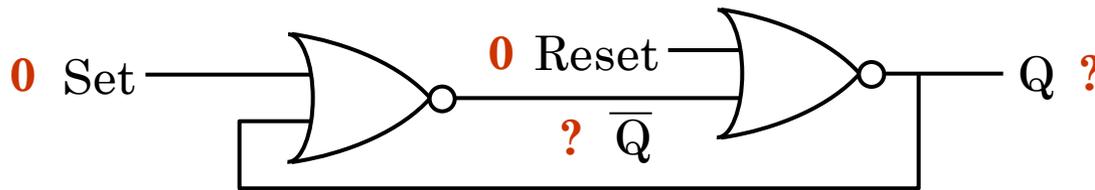
Set	Reset	Q	\bar{Q}
1	1	0	0
0	0	1	0
0	0	0	1

- Chronogramme :



IV.3. La fonction mémoire à deux portes NI

- Si les 2 entrées passent simultanément à 0 les sorties sont indéterminées
- Elles dépendent de la rapidité de chaque porte



- Table de vérité :

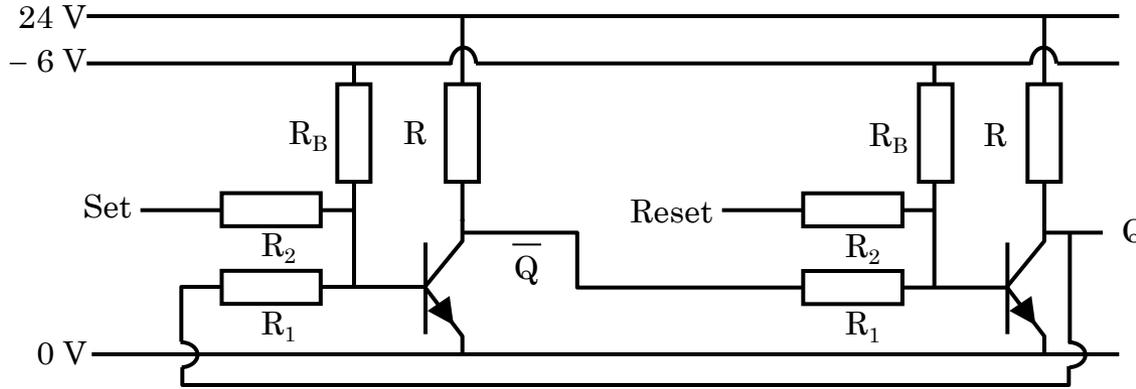
Set	Reset	Q	\bar{Q}
1	1	0	0
0	0	?	?

- Chronogramme :

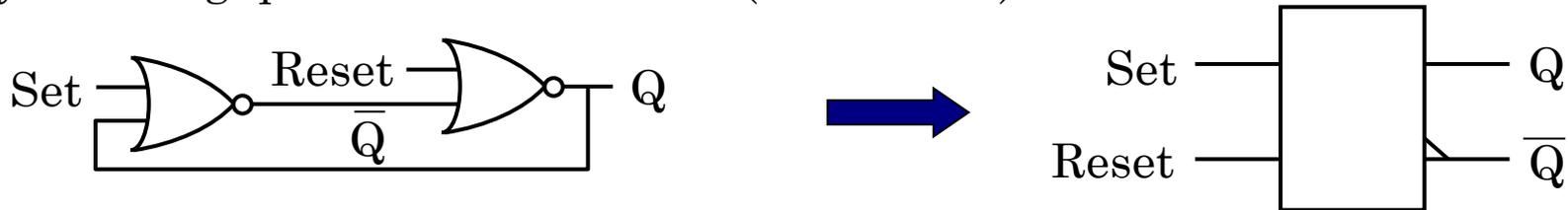


IV.3. La fonction mémoire à deux portes NI

- Schéma électrique de cette mémoire :

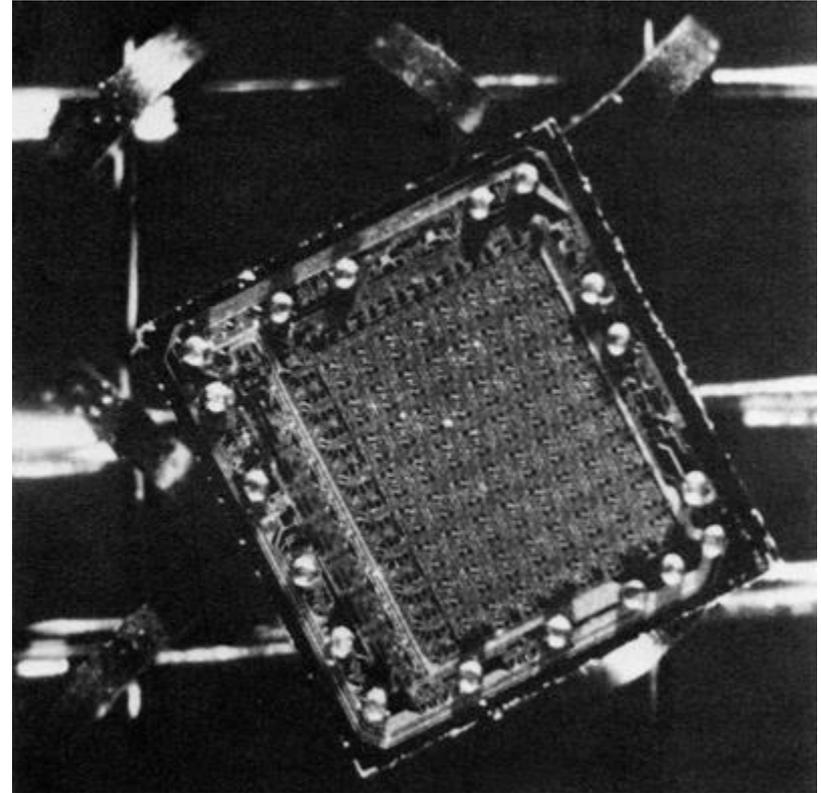
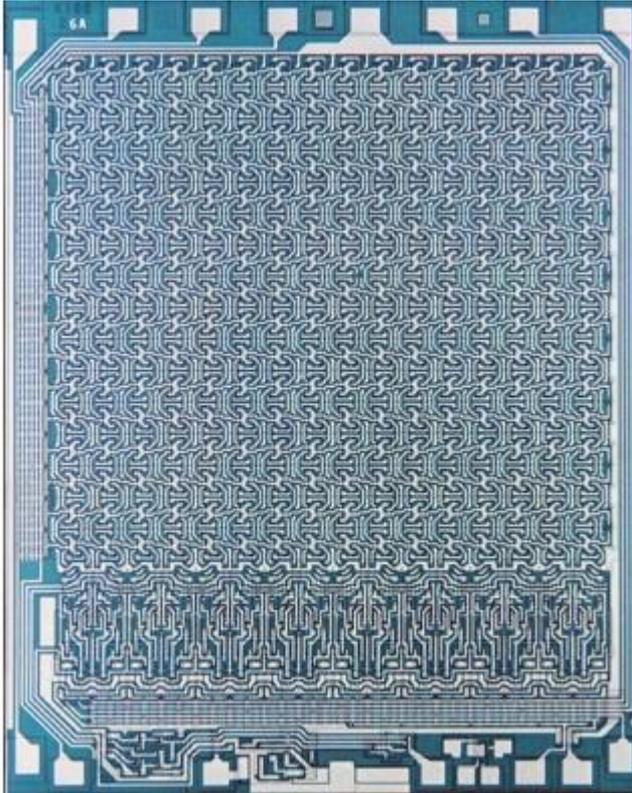


- Symbole logique de la mémoire RS (bascule RS) :



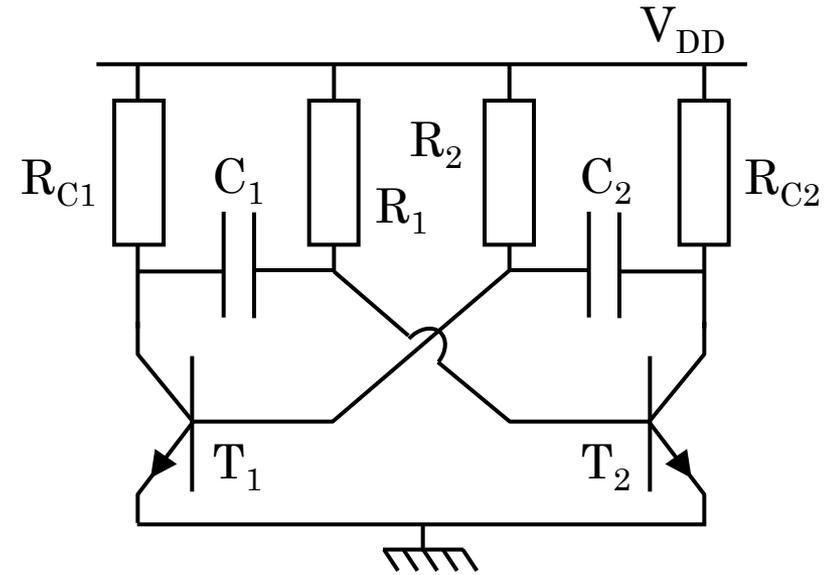
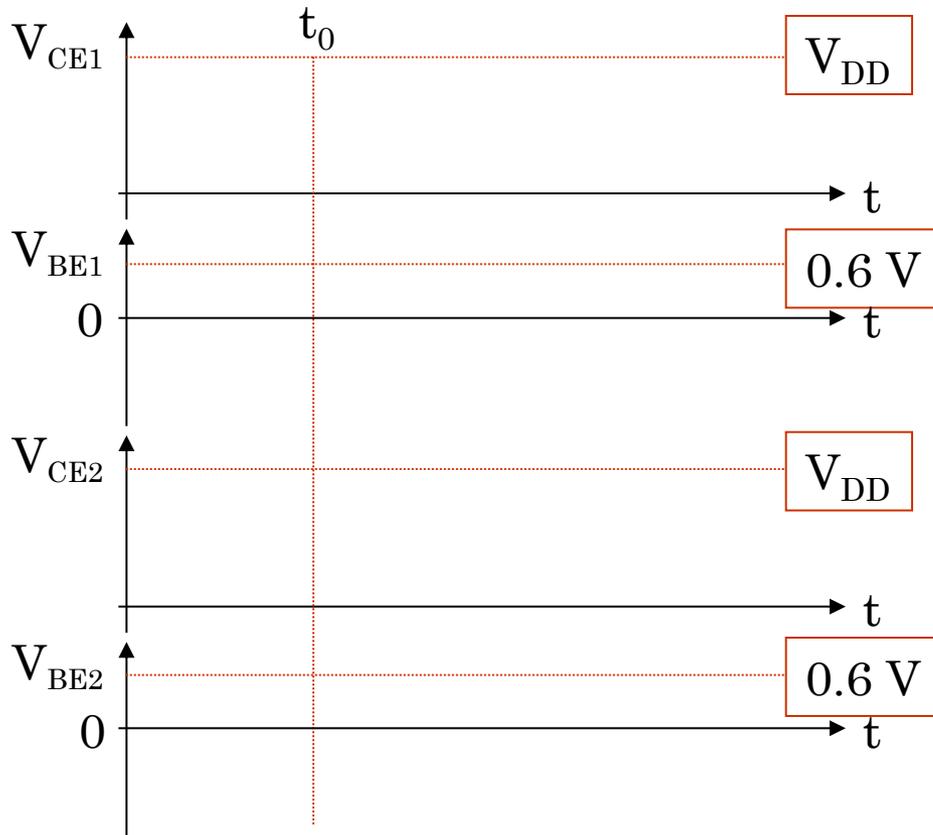
- Mémoire de type RAM (Random Acces Memory) qui s'apparente à la SRAM (Static) : l'information disparaît si on éteint l'alimentation.
- Si le pont de base consomme $1 \mu A$ (sous 30 V) et que l'on stocke 10^6 bits alors la mémoire disperse au moins 30 W !

IV.3. La fonction mémoire à deux portes NI

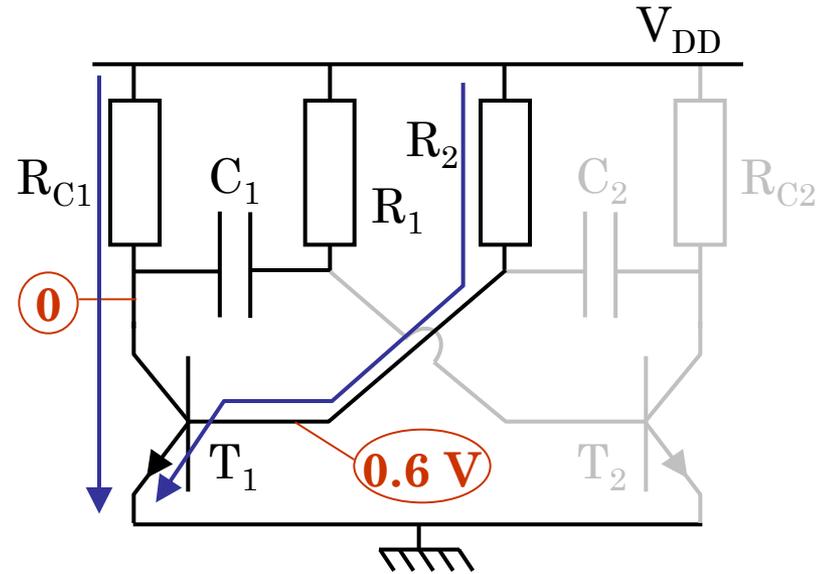
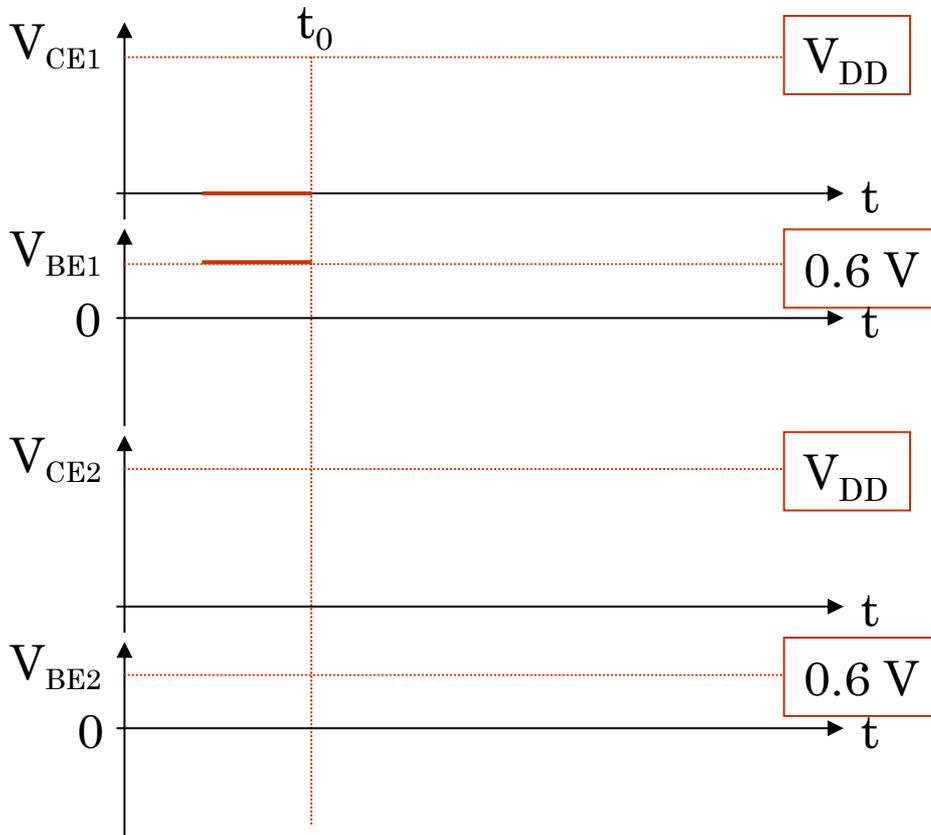


1971 : 256-bit TTL RAM (Fairchild)

- Circuit dont le schéma s'apparente à celui de la mémoire RS et qui fournit un signal carré.



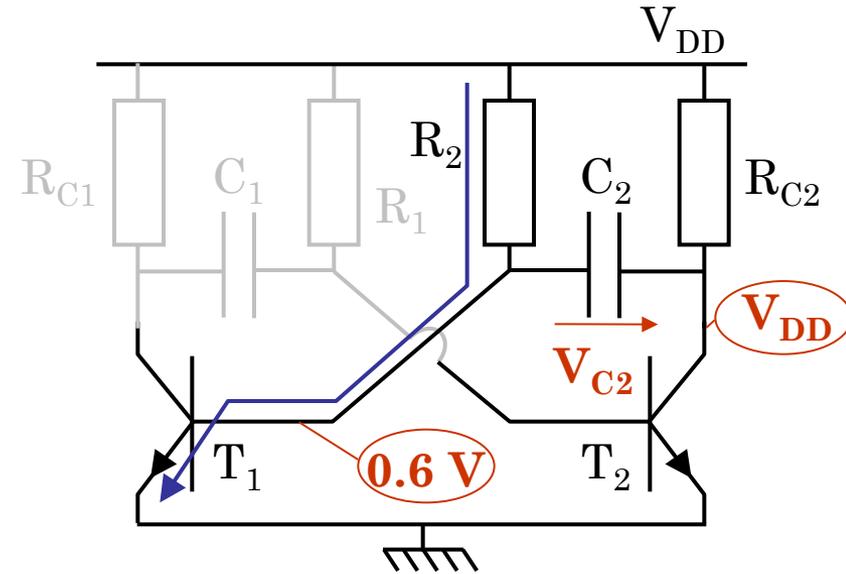
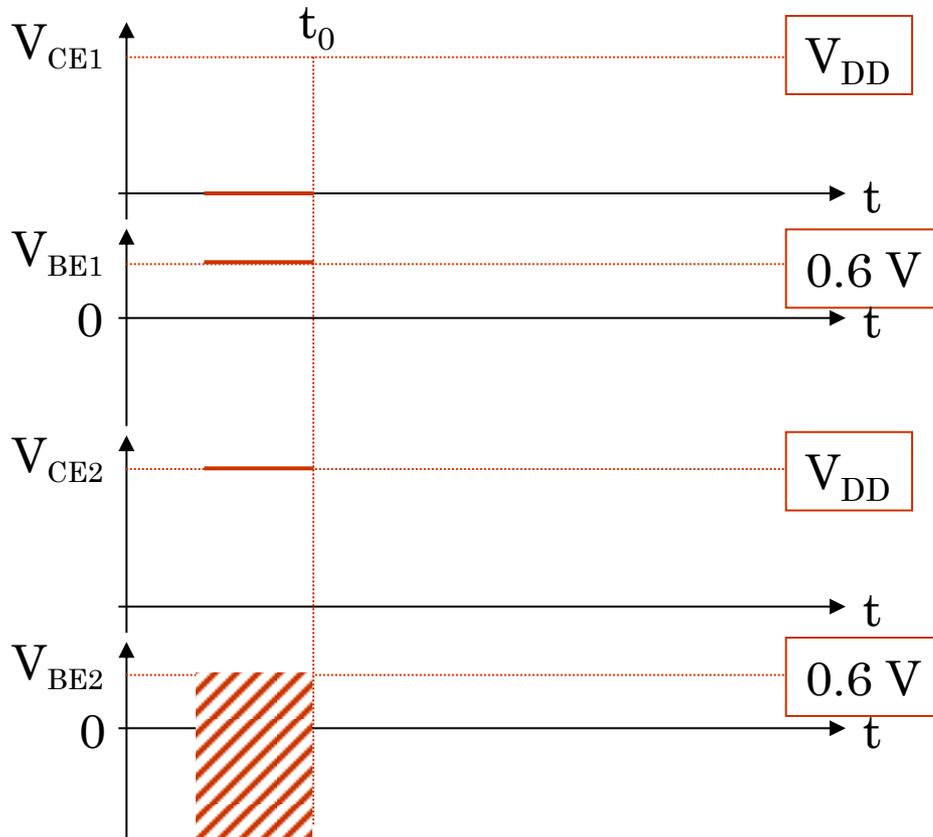
- Circuit dont le schéma s'apparente à celui de la mémoire RS et qui fournit un signal carré.



- Instant $t < t_0$

✓ T_1 saturé : $V_{CE1} = V_{CEsat} = 0$

- Circuit dont le schéma s'apparente à celui de la mémoire RS et qui fournit un signal carré.



- Instant $t < t_0$

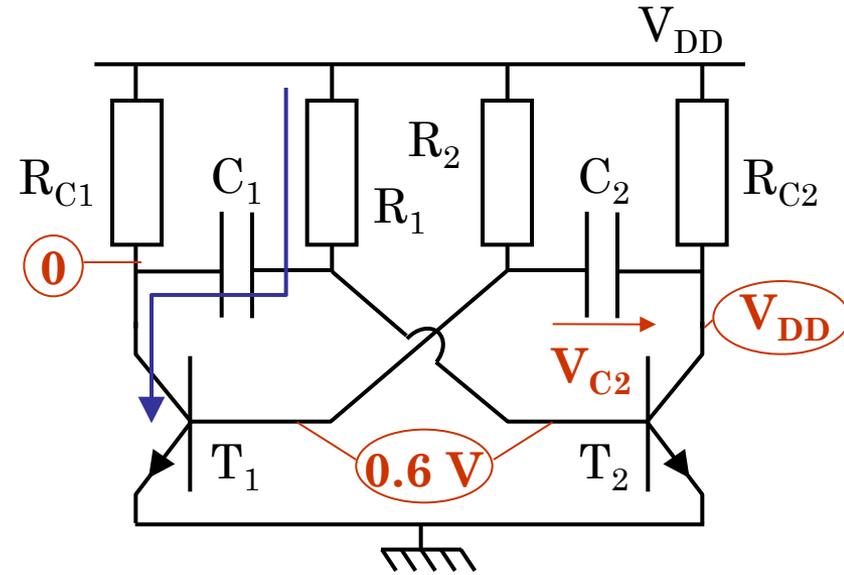
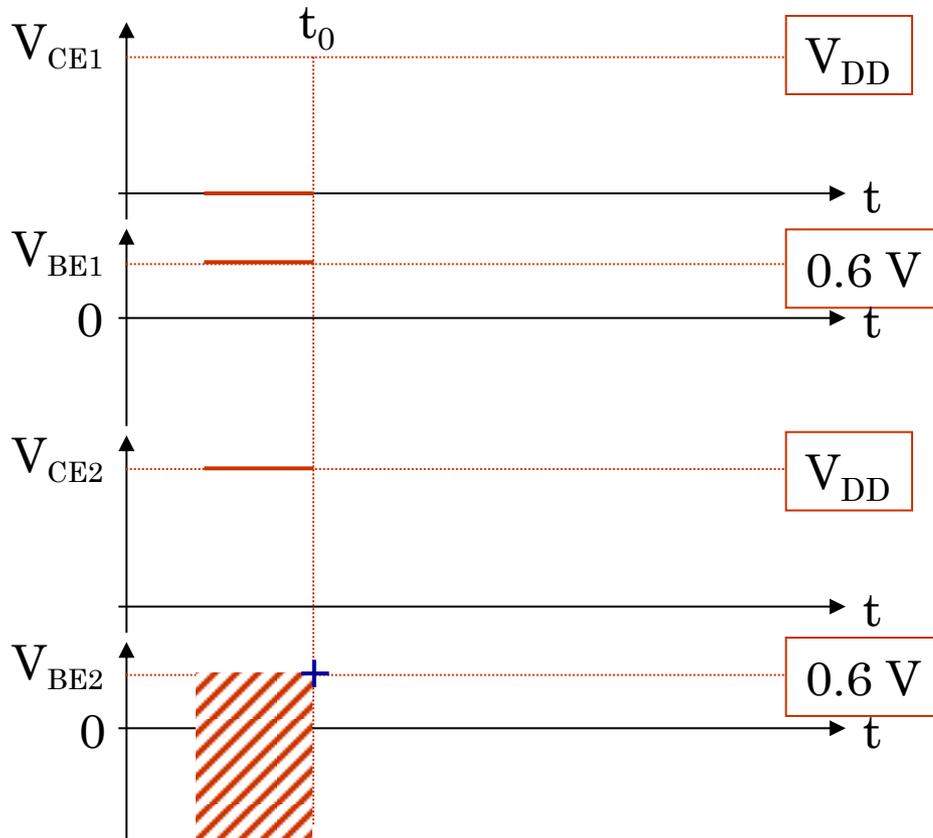
✓ T_1 saturé : $V_{CE1} = V_{CEsat} = 0$

✓ T_2 bloqué : $V_{CE2} = V_{DD}$

✓ $V_{BE2} < 0,6\text{ V}$

✓ $V_{C2} = V_{DD} - 0,6$

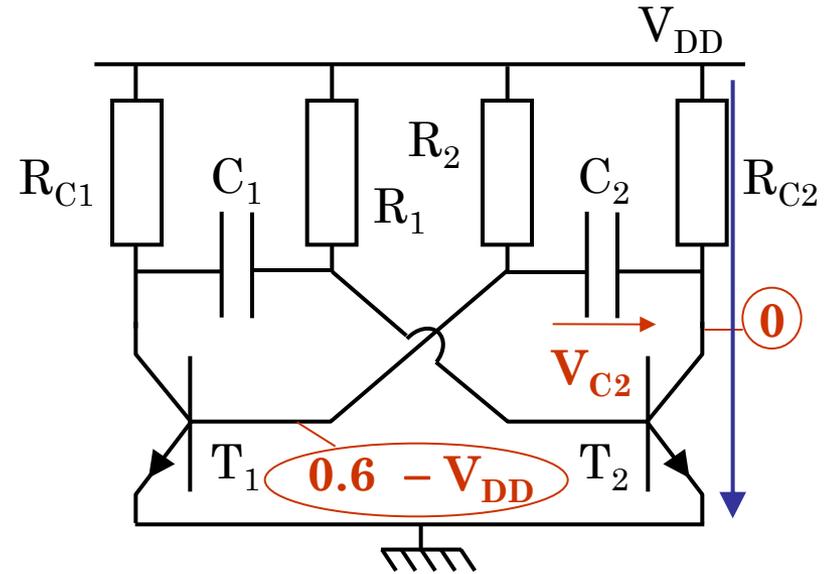
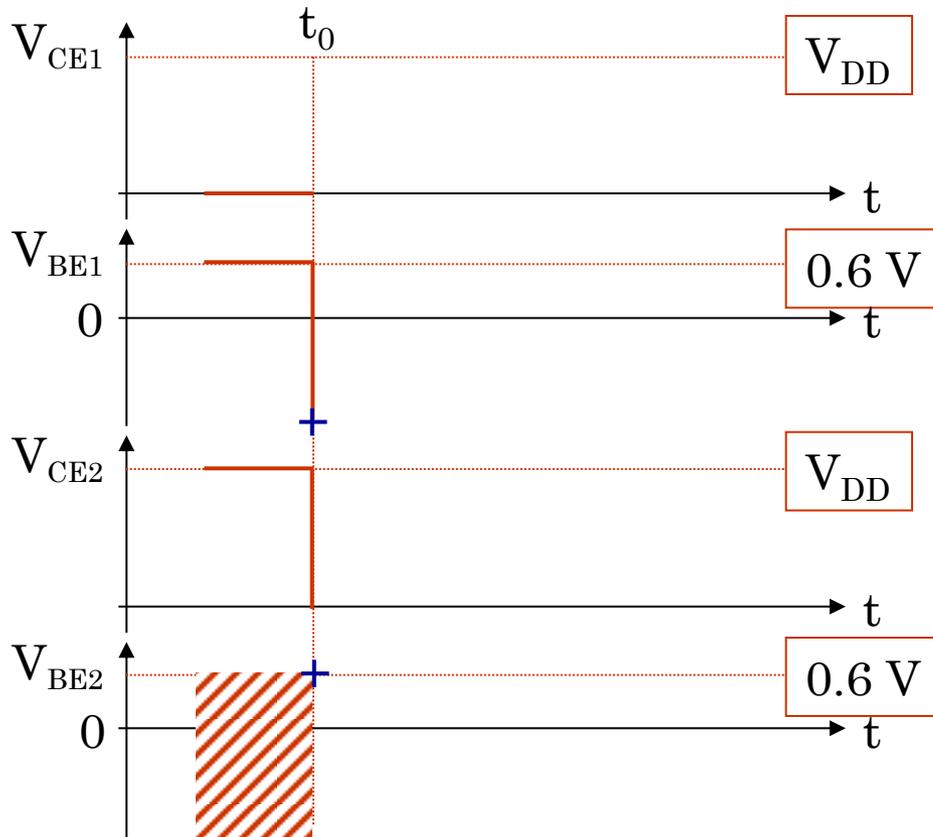
- Circuit dont le schéma s'apparente à celui de la mémoire RS et qui fournit un signal carré.



- Instant $t = t_0$

- ✓ C_1 s'est chargée à travers R_1
- ✓ V_{BE2} devient égale à $0,6\text{ V}$

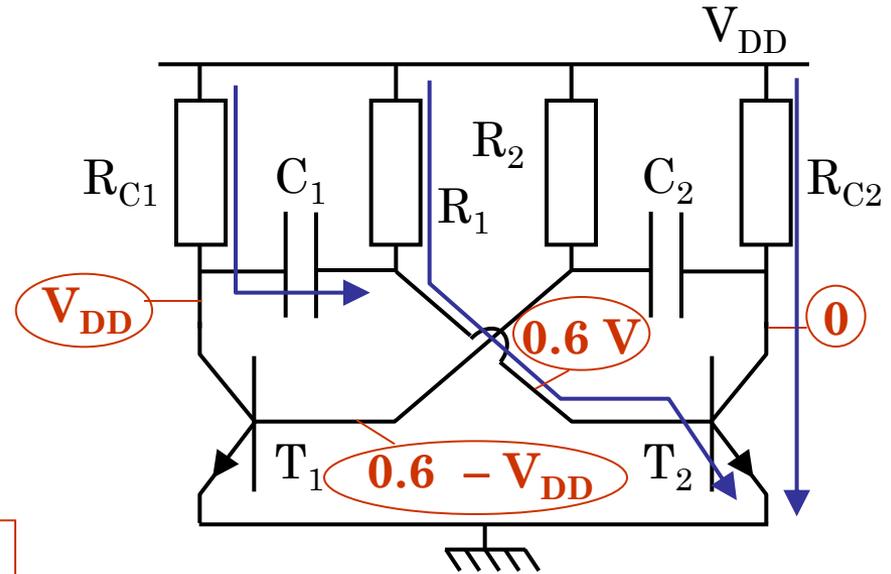
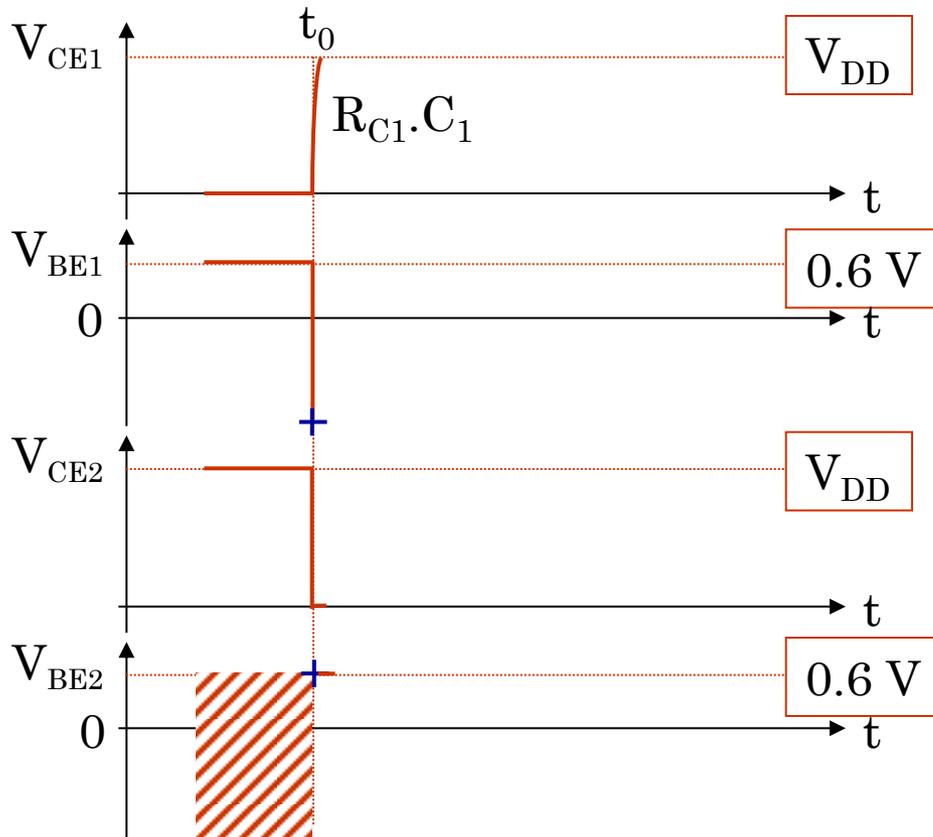
- Circuit dont le schéma s'apparente à celui de la mémoire RS et qui fournit un signal carré.



- Instant $t = t_0$

- ✓ T_2 devient saturé : $V_{CE2} = 0$
- ✓ La charge de C_2 impose la tension $V_{BE1} = 0,6 - V_{DD}$
- ✓ T_1 se bloque

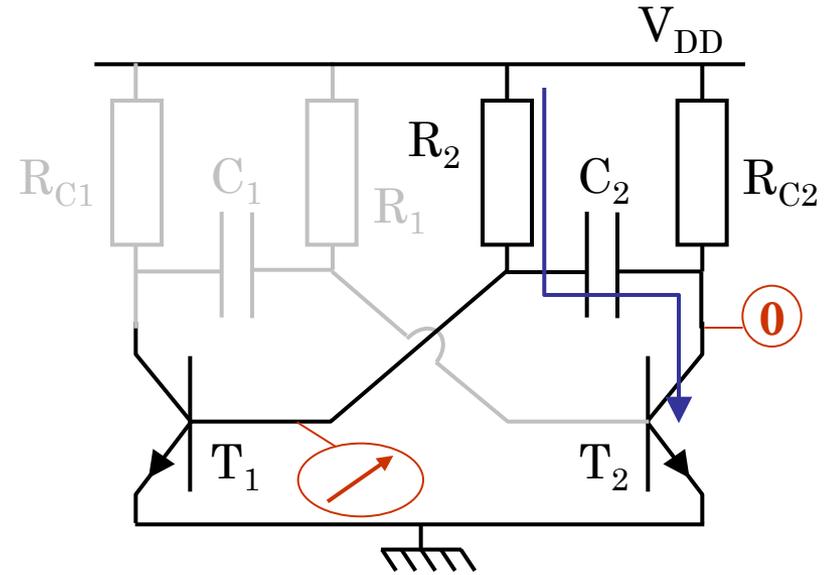
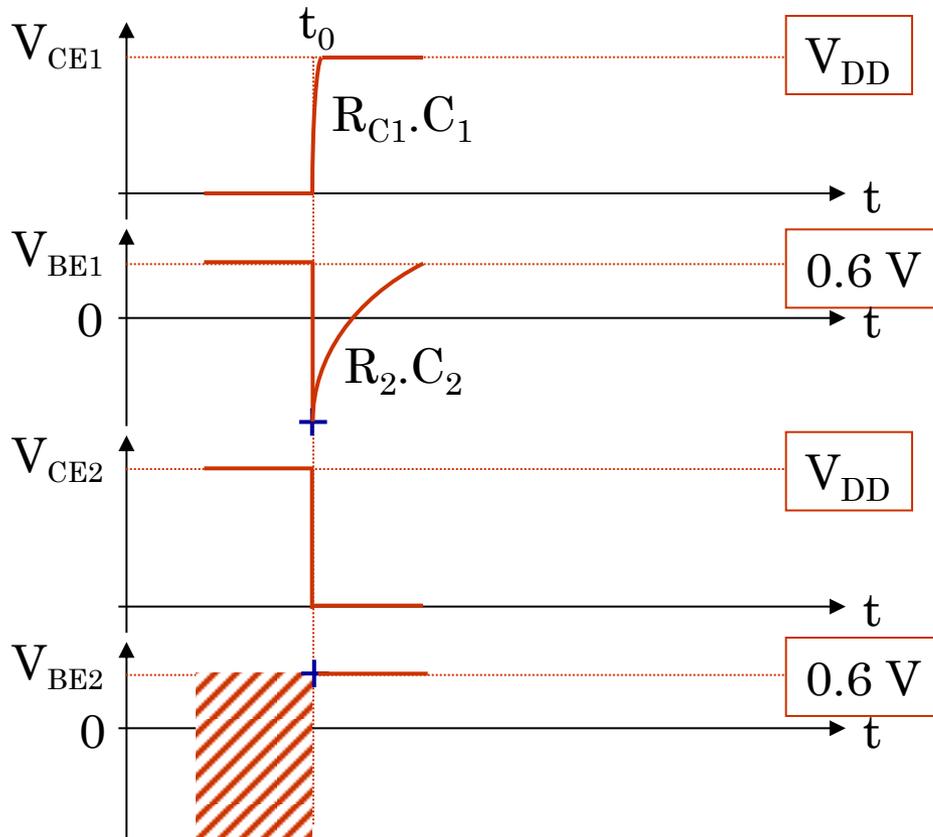
- Circuit dont le schéma s'apparente à celui de la mémoire RS et qui fournit un signal carré.



- Instant $t = t_0^+$

- ✓ C_1 se charge à travers R_{C1} avec une constante de temps très faible
- ✓ $V_{CE1} = V_{DD}$

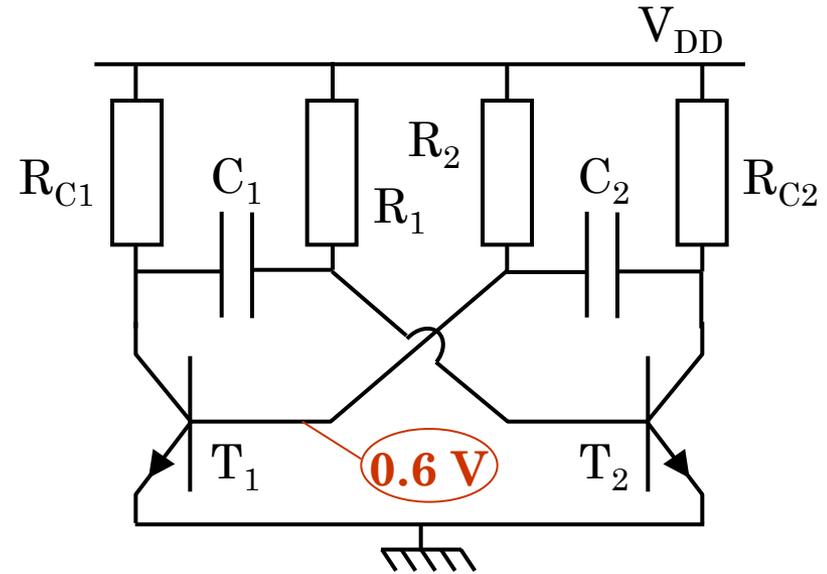
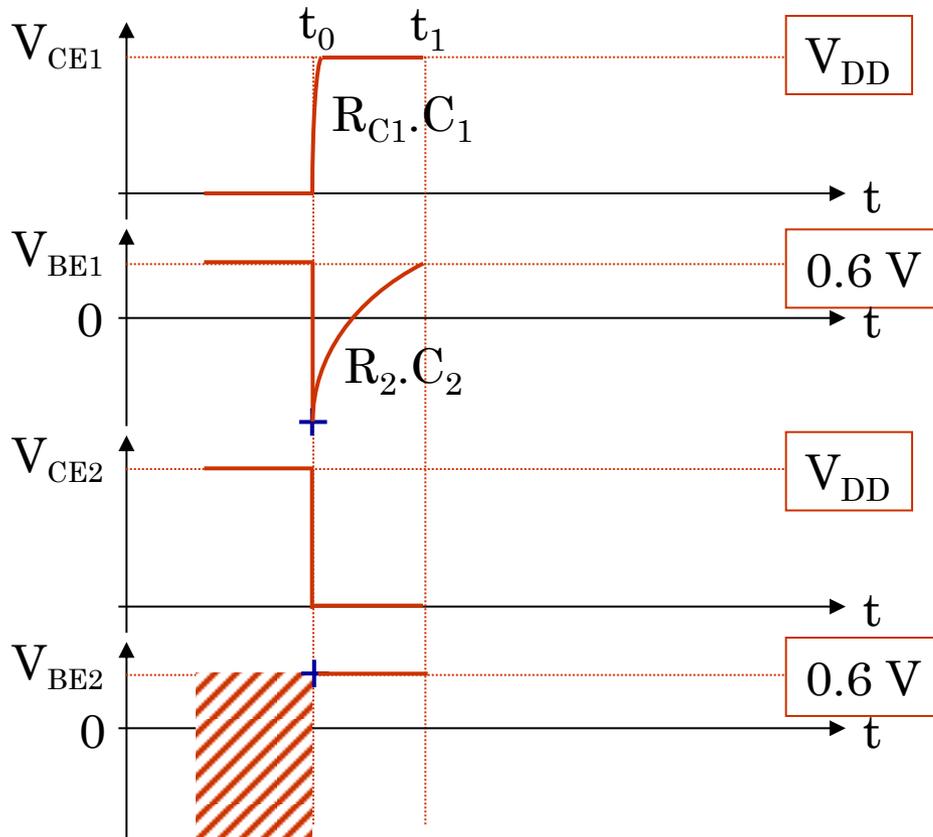
- Circuit dont le schéma s'apparente à celui de la mémoire RS et qui fournit un signal carré.



- Instant $t > t_0$

- ✓ C_2 se charge à travers R_2 avec une constante de temps plus grande que $R_{C1}.C_1$.
- ✓ La tension V_{BE1} augmente

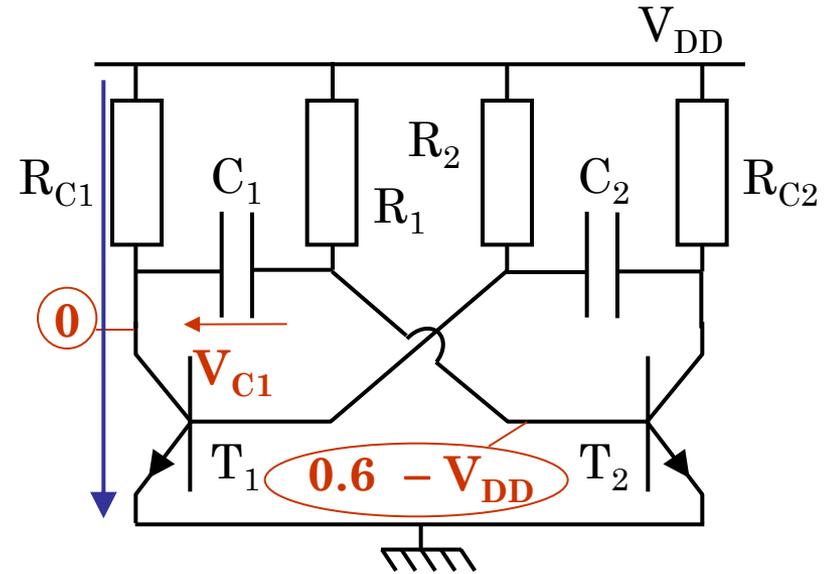
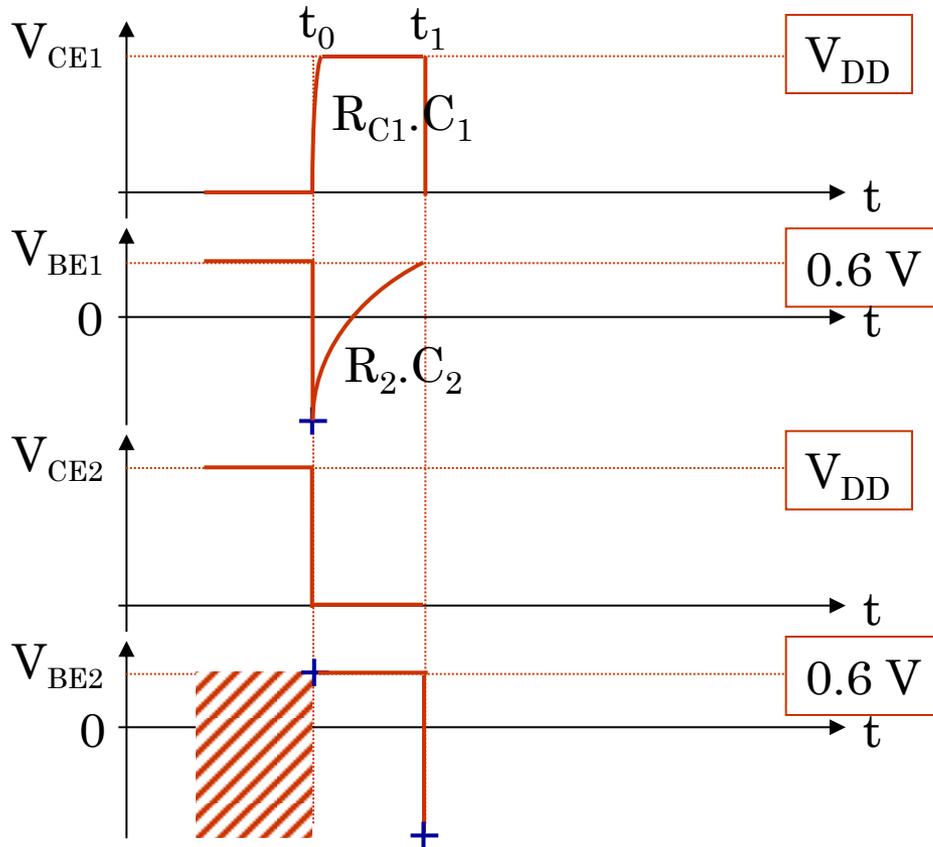
- Circuit dont le schéma s'apparente à celui de la mémoire RS et qui fournit un signal carré.



- Instant $t = t_1$

✓ $V_{BE1} = 0,6\text{ V}$

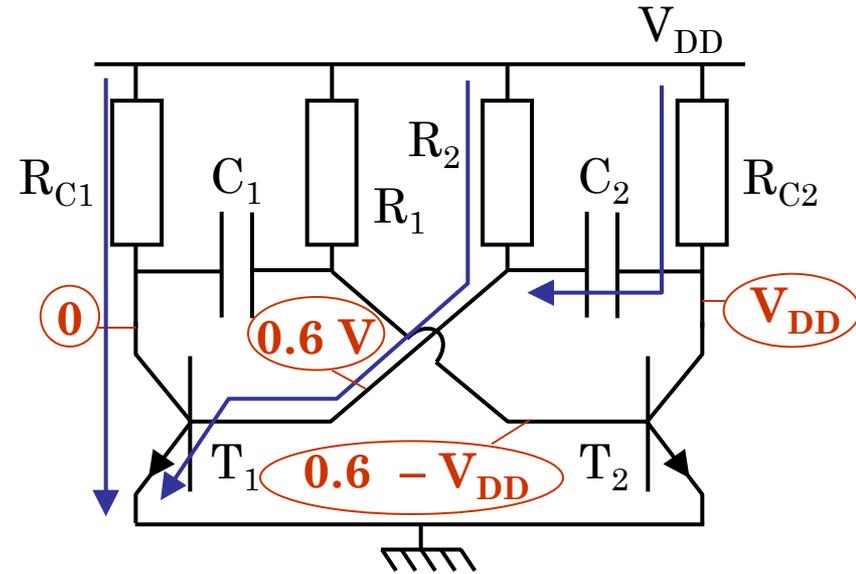
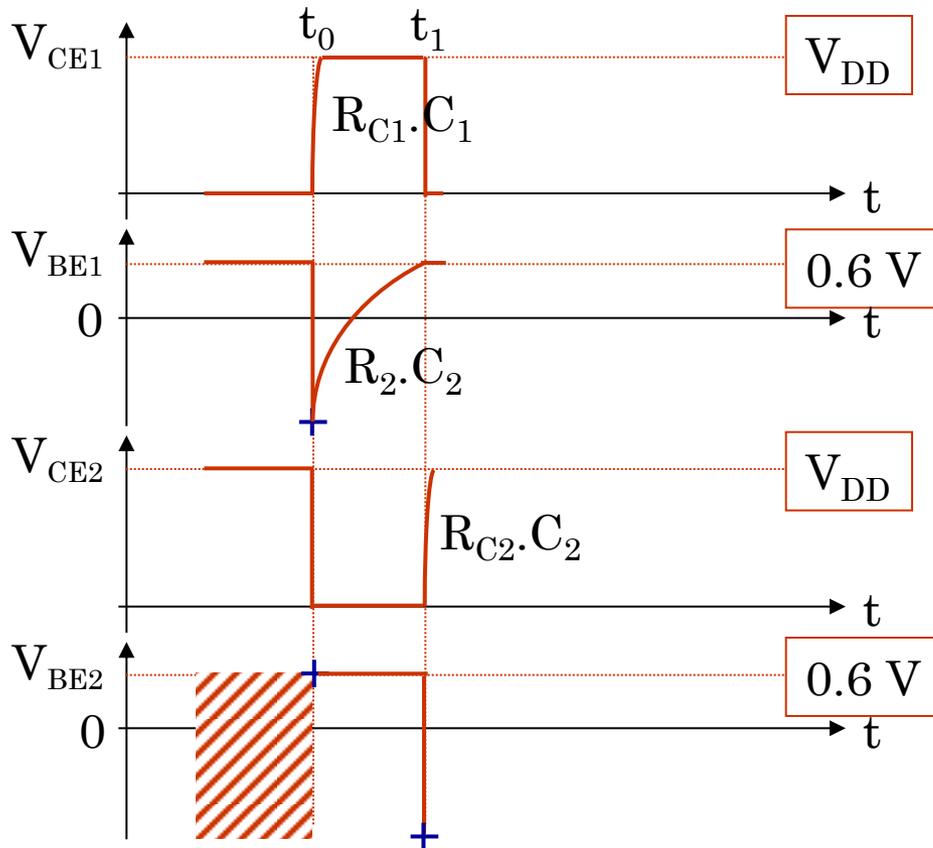
- Circuit dont le schéma s'apparente à celui de la mémoire RS et qui fournit un signal carré.



- Instant $t = t_1$

- ✓ T_1 devient saturé : $V_{CE1} = 0$
- ✓ La charge de C_1 impose la tension $V_{BE2} = 0,6 - V_{DD}$
- ✓ T_2 se bloque

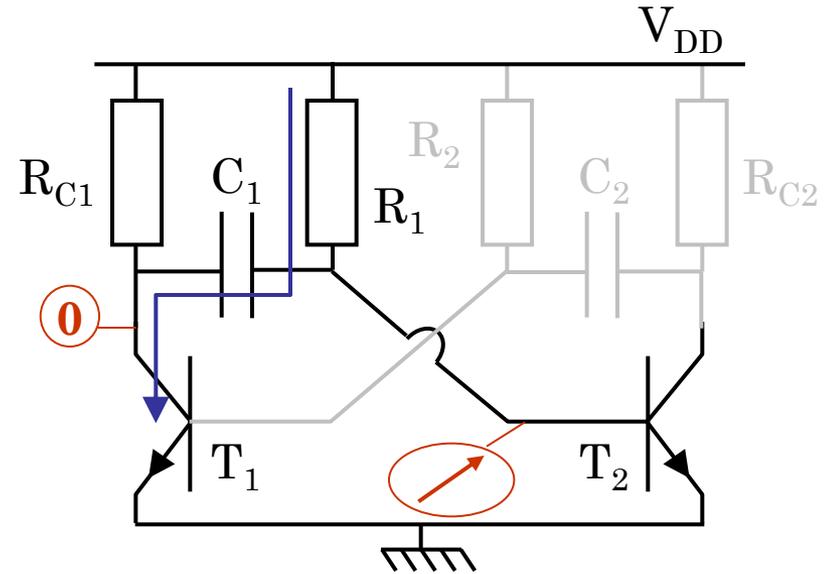
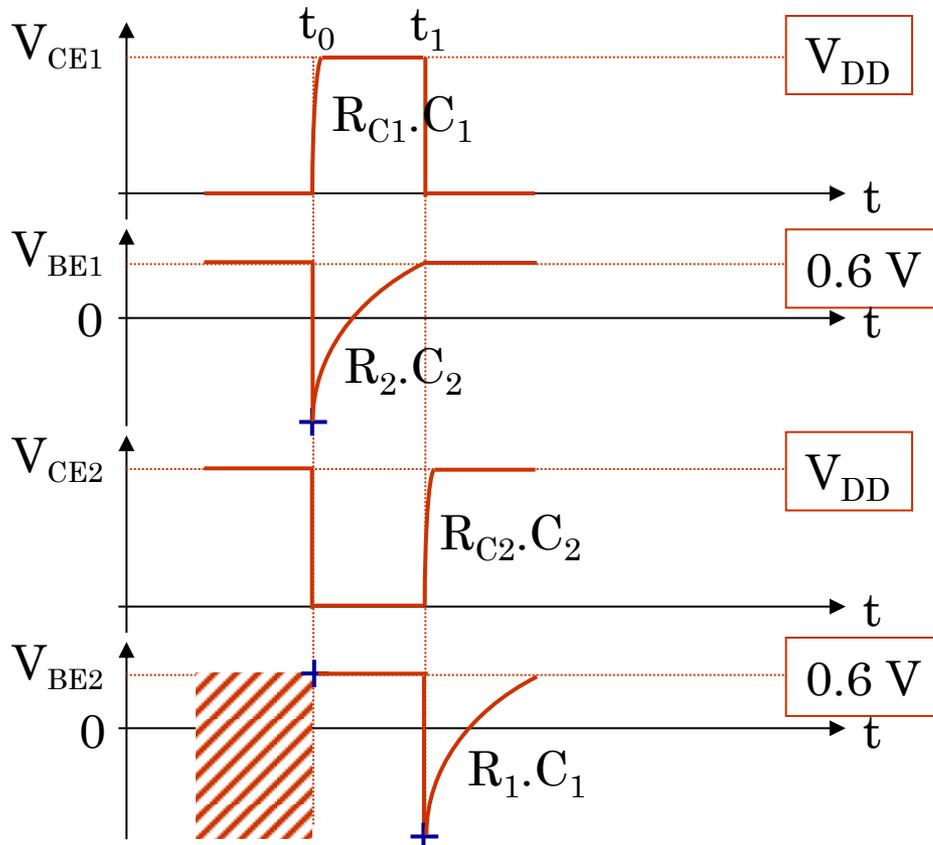
- Circuit dont le schéma s'apparente à celui de la mémoire RS et qui fournit un signal carré.



- Instant $t = t_1^+$

- ✓ C_2 se charge à travers R_{C2} avec une constante de temps très faible
- ✓ $V_{CE2} = V_{DD}$

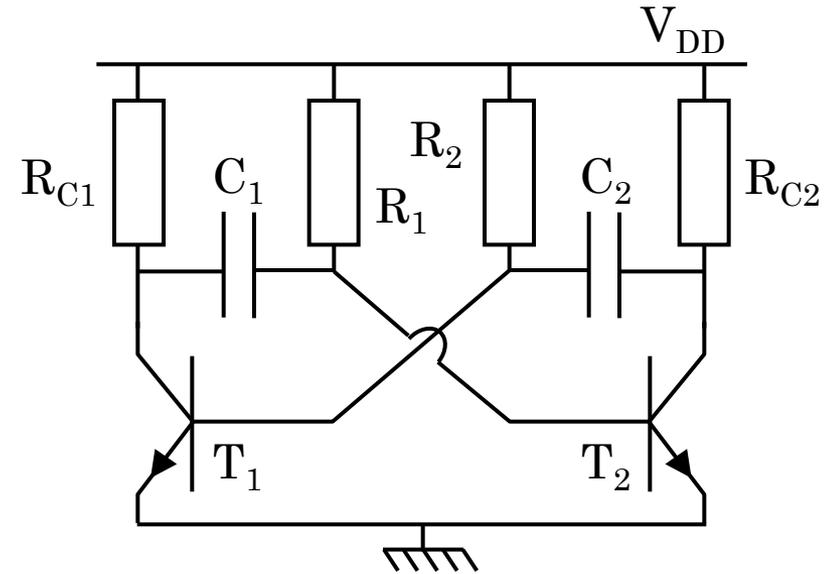
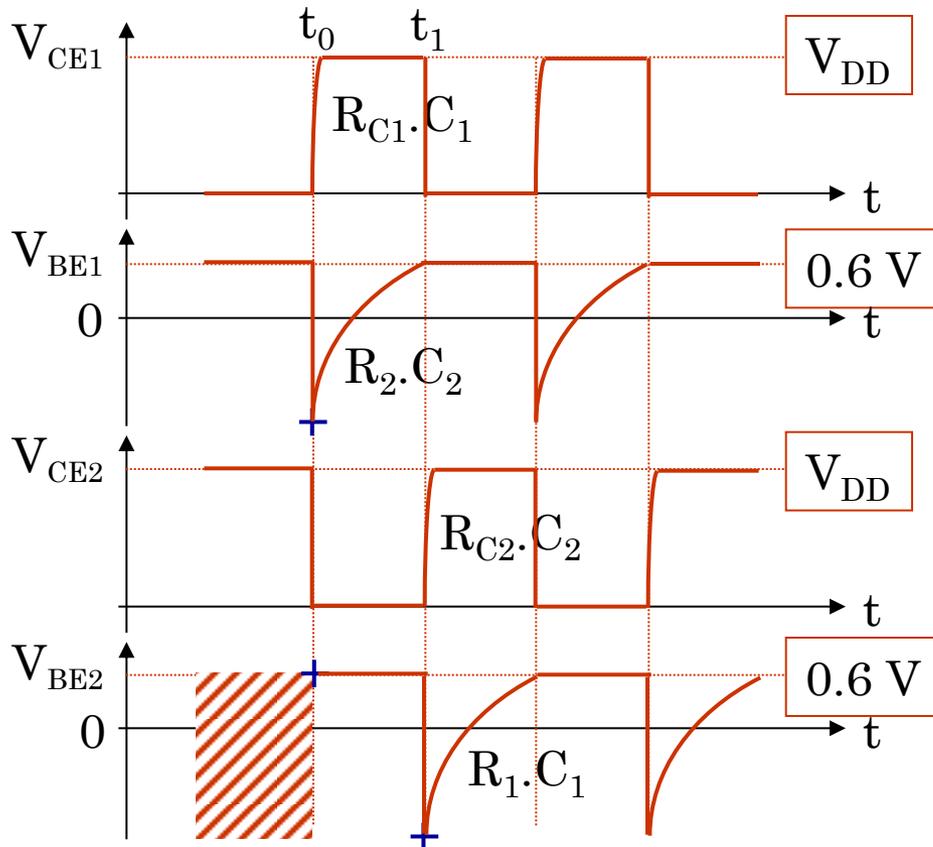
- Circuit dont le schéma s'apparente à celui de la mémoire RS et qui fournit un signal carré.



- Instant $t > t_1^+$

- ✓ C_1 se charge à travers R_1 avec une constante de temps plus grande que $R_{C2} \cdot C_2$.
- ✓ La tension V_{BE2} augmente

- Circuit dont le schéma s'apparente à celui de la mémoire RS et qui fournit un signal carré.



- Le signal carré est pris sur le collecteur de T_1 ou de T_2
- La période du signal carré dépend des valeurs de R_1 , R_2 , C_1 et C_2
- Il faut aussi $R_{C1} \ll R_1$ et $R_{C2} \ll R_2$